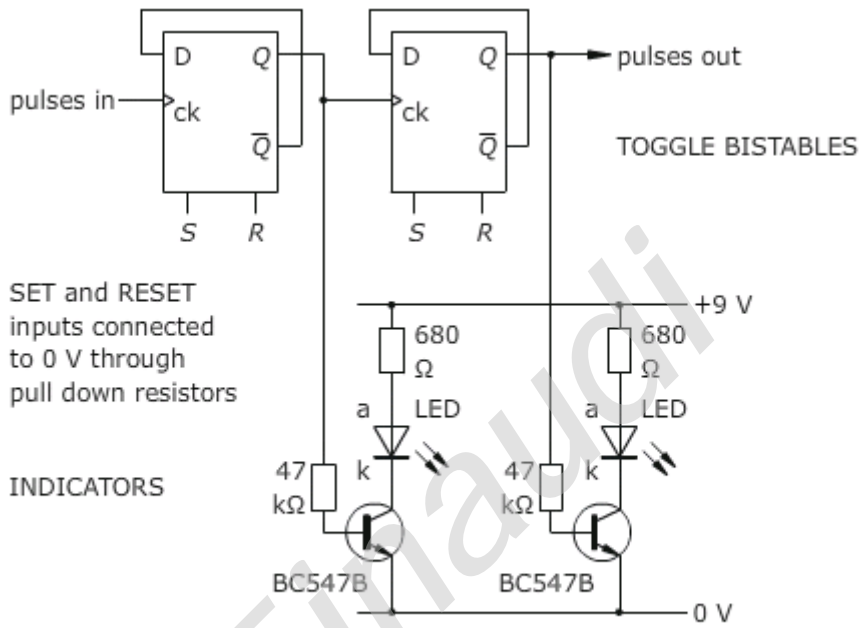
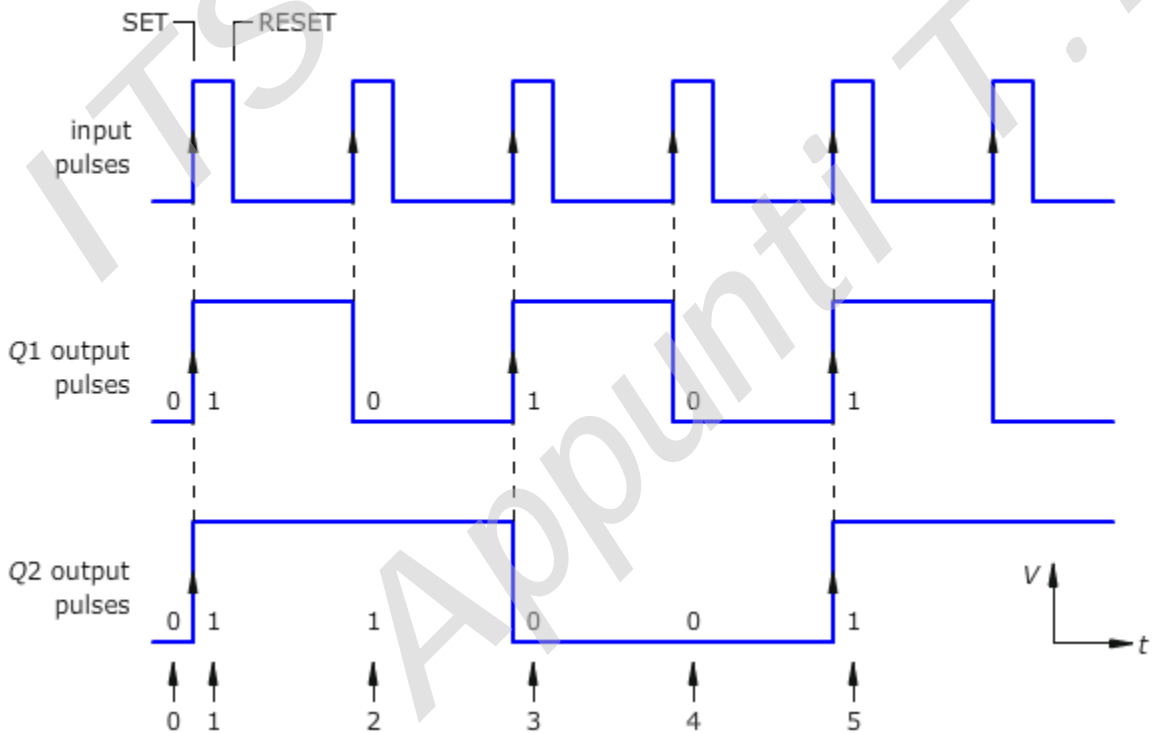


CONTATORI

FFD

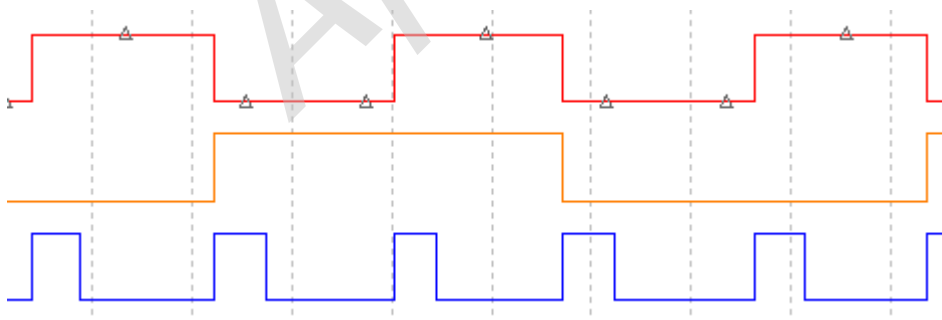
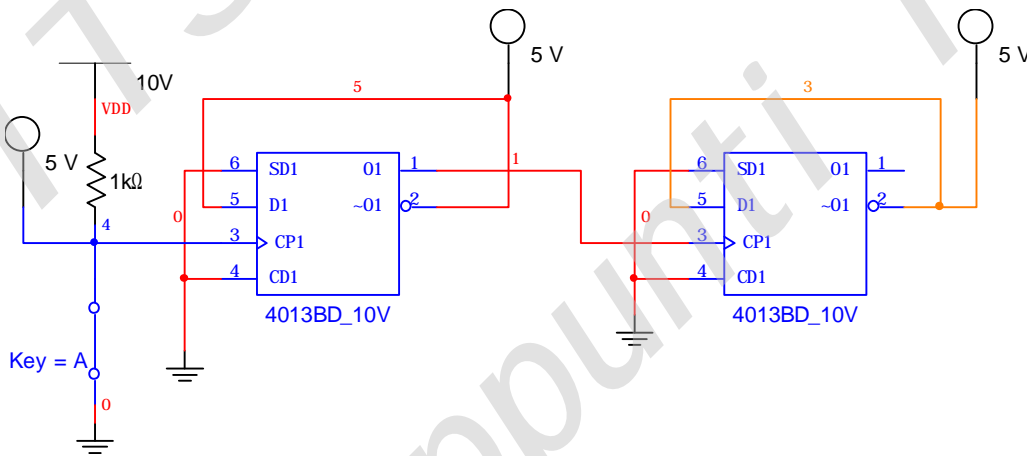
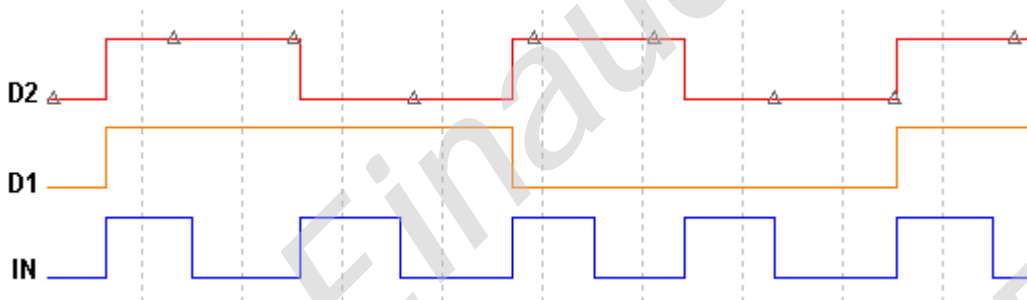
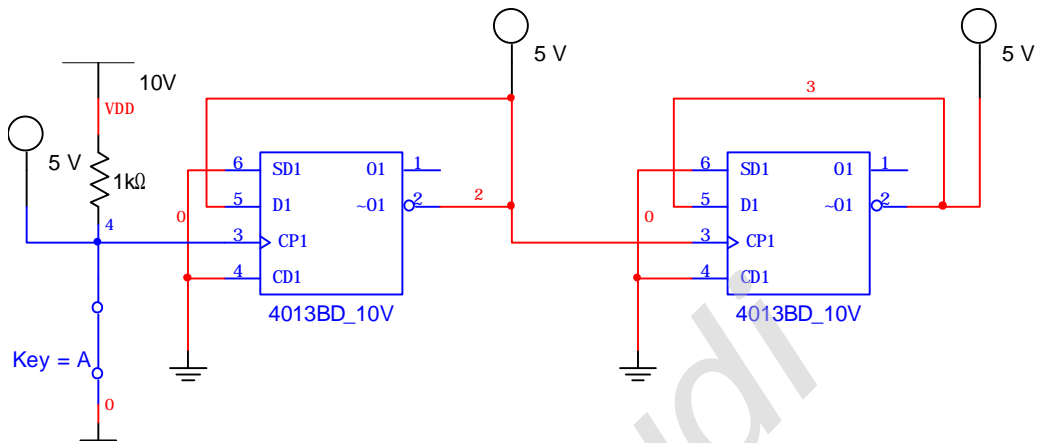


2-bit binary down counter



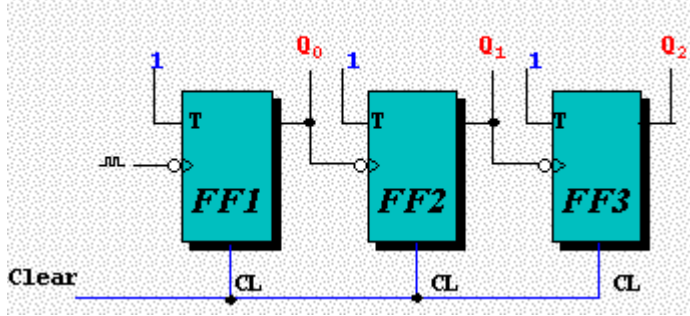
CONTATORI

FFD

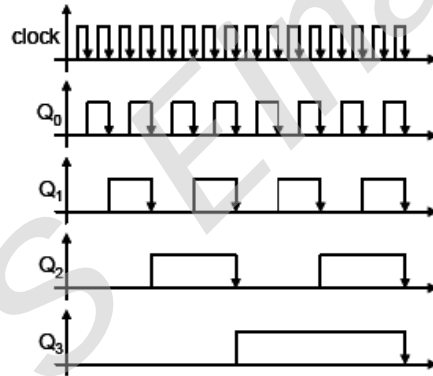
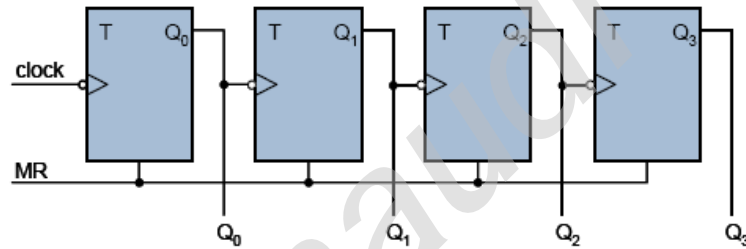
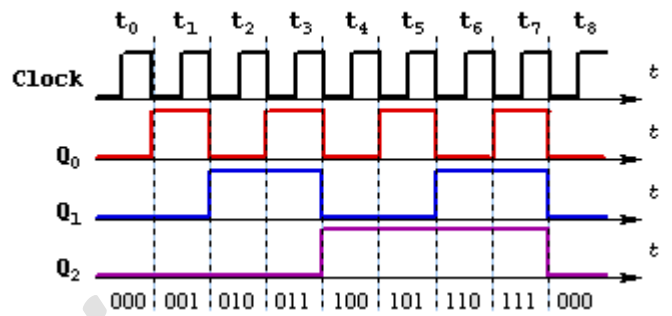


FFT

Contatore asincrono a mod 8

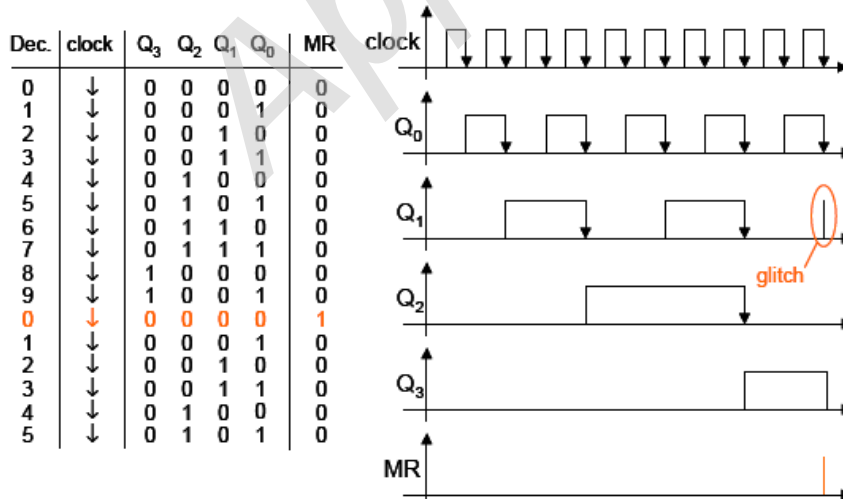
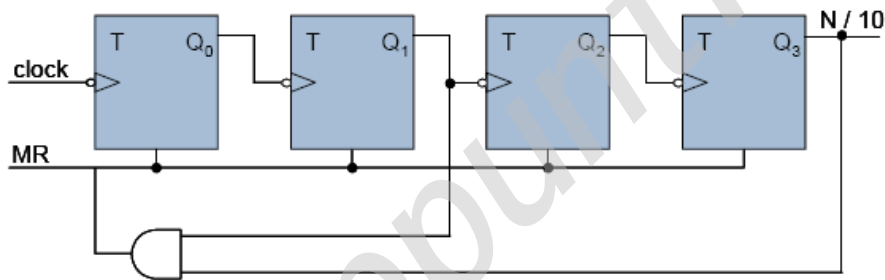


Forme d'onda



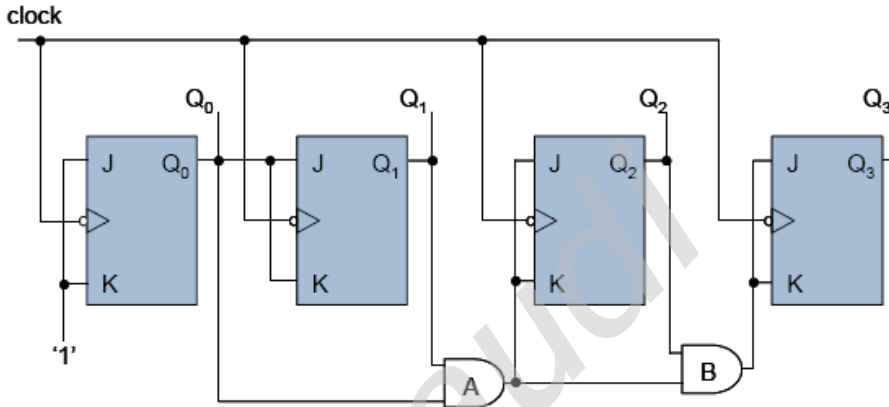
Dec.	clock	Q ₃	Q ₂	Q ₁	Q ₀
0	↓	0	0	0	0
1	↓	0	0	0	1
2	↓	0	0	1	0
3	↓	0	0	1	1
4	↓	0	1	0	0
5	↓	0	1	0	1
6	↓	0	1	1	0
7	↓	0	1	1	1
8	↓	1	0	0	0
9	↓	1	0	0	1
10	↓	1	0	1	0
11	↓	1	0	1	1
12	↓	1	1	0	0
13	↓	1	1	0	1
14	↓	1	1	1	0
15	↓	1	1	1	1

CONTATORE DECIMALE

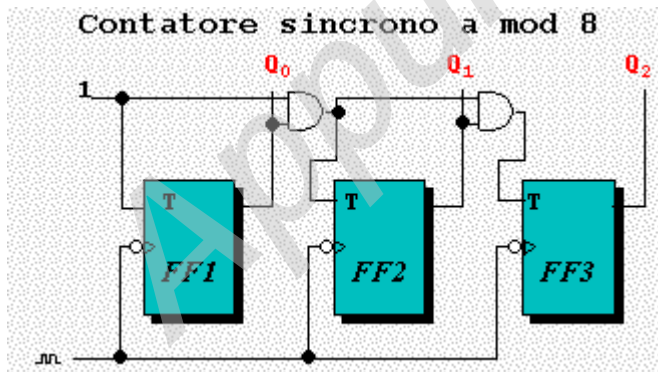


Dec.	clock	Q ₃	Q ₂	Q ₁	Q ₀	MR
0	↓	0	0	0	0	0
1	↓	0	0	0	1	0
2	↓	0	0	1	0	0
3	↓	0	0	1	1	0
4	↓	0	1	0	0	0
5	↓	0	1	0	1	0
6	↓	0	1	1	0	0
7	↓	0	1	1	1	0
8	↓	1	0	0	0	0
9	↓	1	0	0	1	0
0	↓	0	0	0	1	1
1	↓	0	0	0	1	0
2	↓	0	0	1	0	0
3	↓	0	0	1	1	0
4	↓	0	1	0	0	0
5	↓	0	1	0	1	0

CONTATORI BINARI SINCRONI

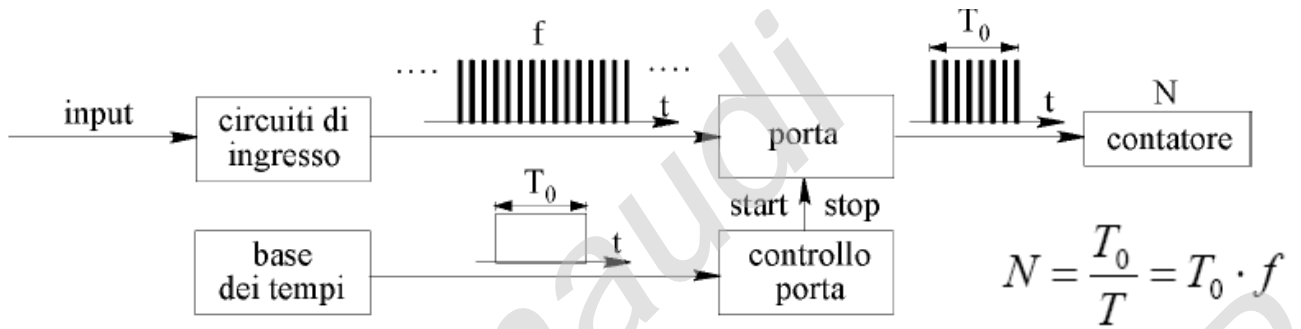


Dec.	clock	Q ₃	Q ₂	Q ₁	Q ₀
0	↓	0	0	0	0
1	↓	0	0	0	1
2	↓	0	0	1	0
3	↓	0	0	1	1
4	↓	0	1	0	0
5	↓	0	1	0	1
6	↓	0	1	1	0
7	↓	0	1	1	1
8	↓	1	0	0	0
9	↓	1	0	0	1
10	↓	1	0	1	0
11	↓	1	0	1	1
12	↓	1	1	0	0
13	↓	1	1	0	1
14	↓	1	1	1	0
15	↓	1	1	1	1

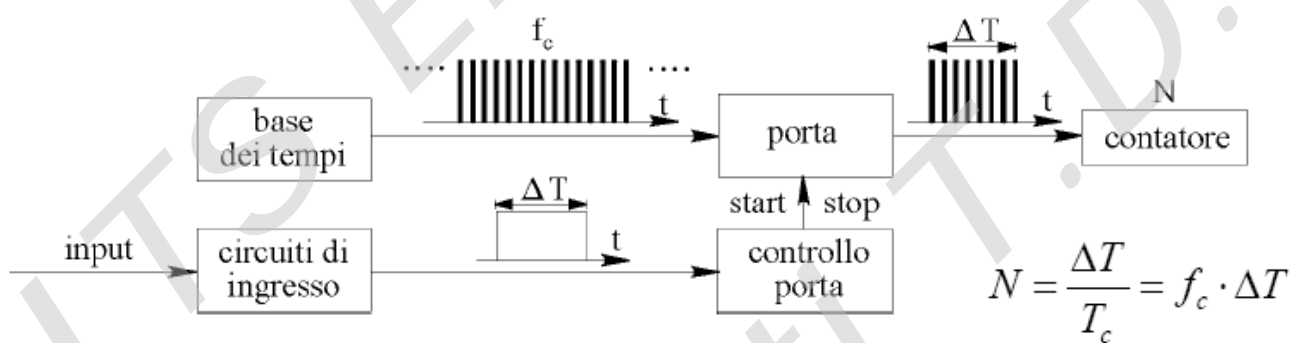




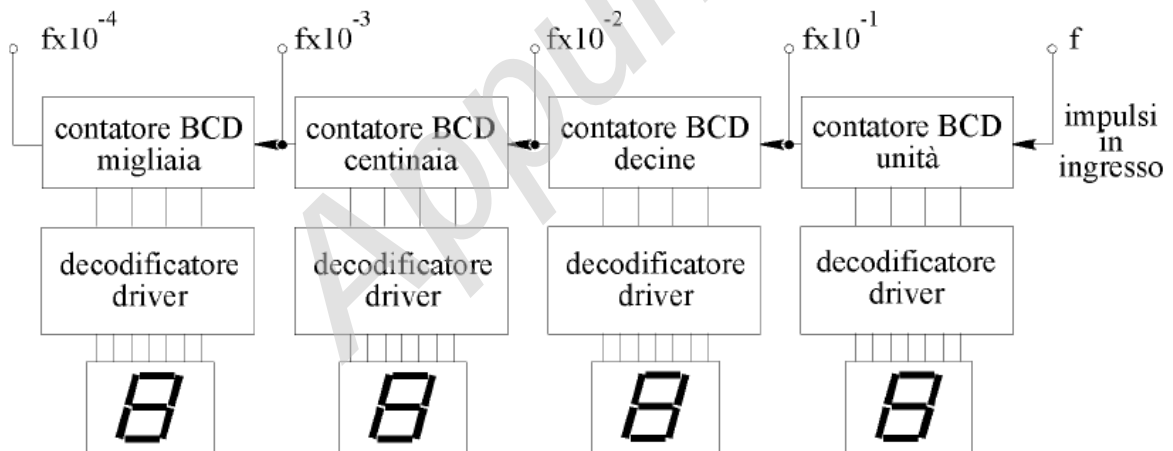
Schema per il divisore di frequenza.



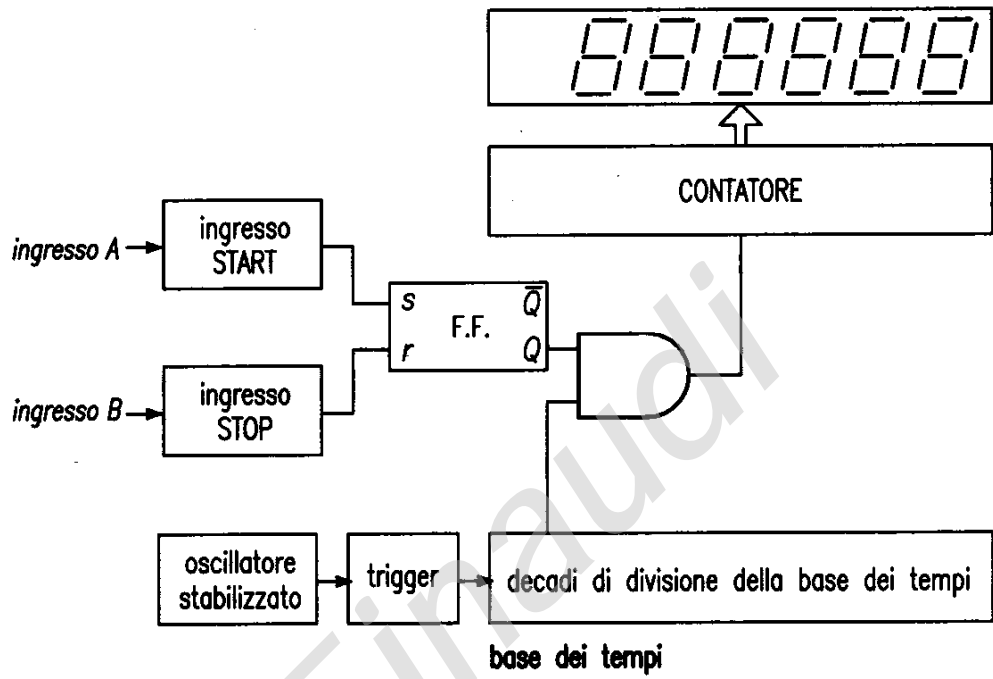
Schema per la misura di una frequenza f

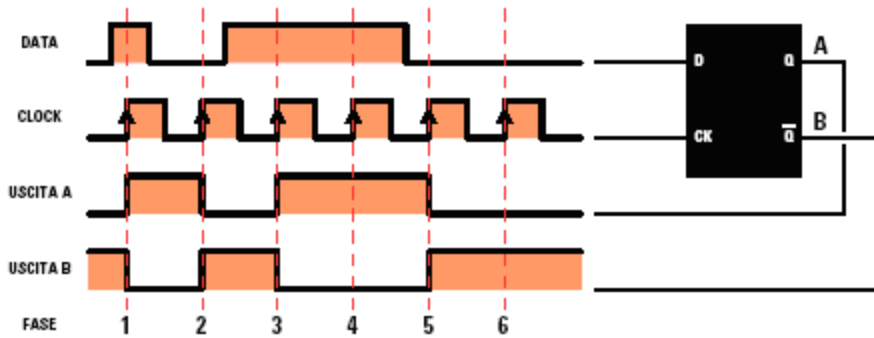


Schema per la misura di un intervallo di tempo ΔT

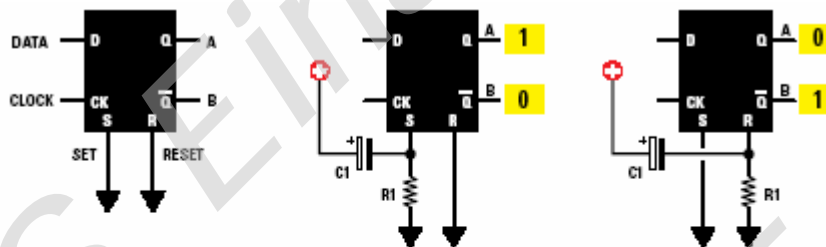


Contatore a decadi con visualizzazione digitale

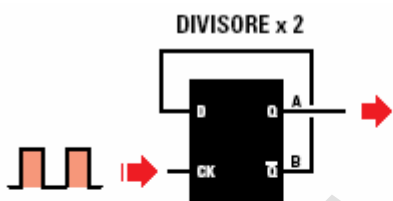




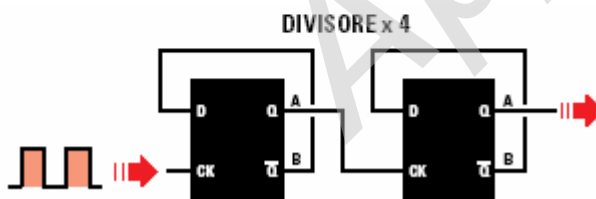
Come potete vedere in questo grafico, l'uscita QA di un flip-flop tipo D si porta sullo stesso livello logico presente sull'ingresso Data, solo quando sul piedino Clock giunge un fronte di SALITA di un'onda quadra. Nella fase 1 l'uscita QA si porta a Livello Logico 1, nella fase 2 si porta a Livello Logico 0, nella fase 3 si porta nuovamente a Livello Logico 1 e così rimane anche nella fase 4, mentre nella fase 5 si riporta a Livello Logico 0. Sull'uscita QB è presente un Livello Logico opposto a QA.



Quando in un flip-flop tipo D sono presenti, oltre ai terminali D-CK-QA-QB, anche quelli di Set e Reset, questi ultimi vanno quasi sempre collegati a massa. Se il piedino Set o Reset risulta collegato a massa tramite una resistenza e a questo piedino colleghiamo un condensatore da 1 microfarad, l'uscita QA o QB verrà forzata sul Livello Logico 1 ogni volta che applicheremo a questo flip-flop la sua tensione di alimentazione.

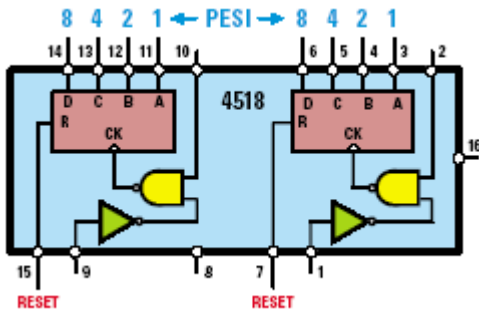


Collegando l'ingresso D di questo flip-flop all'uscita QB, dal piedino d'uscita QA viene prelevata la frequenza applicata sul piedino CK divisa x2. Quindi, applicando una frequenza di 100 KHz sull'ingresso CK dall'uscita QA si preleveranno 50 KHz.

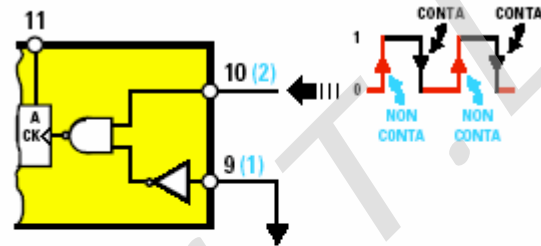
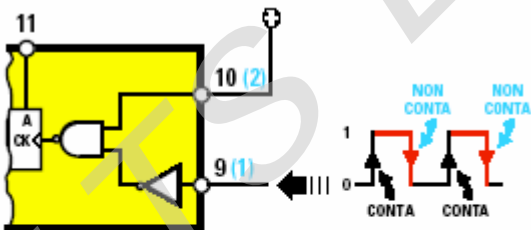
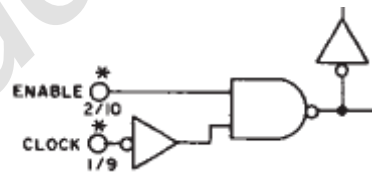
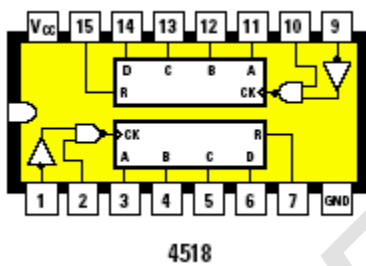


Collegando in serie due flip-flop tipo D si ottiene un divisore x4. Quindi applicando sull'ingresso CK una frequenza di 100 KHz, dall'uscita QA del secondo divisore si preleveranno 25 KHz.

4518 CMOS Dual Up-Counters

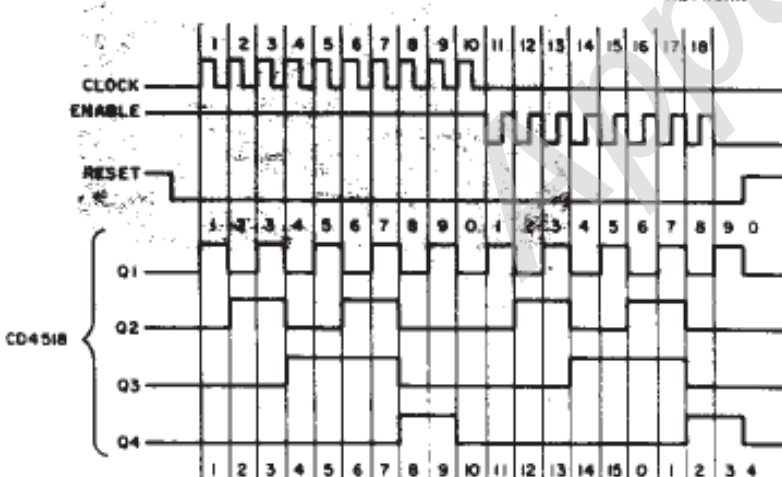


CLOCK	ENABLE	RESET	ACTION
	1	0	Increment Counter
0		0	Increment Counter
	X	0	No Change
X		0	No Change
	0	0	No Change
1		0	No Change
X	X	1	Q1 thru Q4 = 0

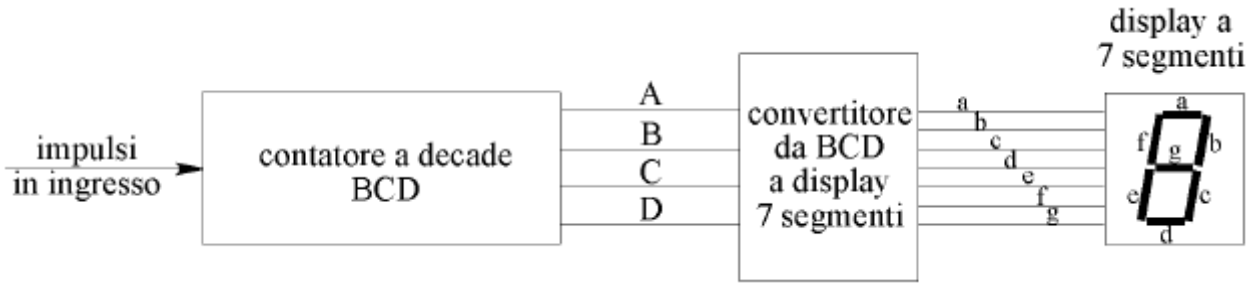


Il contatore 4518 dispone di due piedini d'ingresso 10 e 9 (2-1 per il secondo contatore). Se il segnale viene applicato sul piedino 9, il piedino 10 andrà collegato al +. Il piedino 9 rileva i soli fronti di salita e non quelli di discesa.

Se applicherete il segnale sul piedino 10, il secondo piedino 9 andrà collegato a massa. Il piedino 10 conta i soli fronti di discesa, vale a dire conteggia gli impulsi solo quando questi passano dal livello logico 1 al livello logico 0.

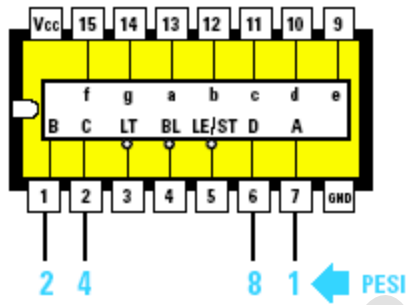


DIVISORE CD.4518				
impulsi sul piedino 9	piedini d'uscita			
	11=3 peso 1	12=4 peso 2	13=5 peso 4	14=6 peso 8
0° impulsi	0	0	0	0
1° impulso	1	0	0	0
2° impulsi	0	1	0	0
3° impulsi	1	1	0	0
4° impulsi	0	0	1	0
5° impulsi	1	0	1	0
6° impulsi	0	1	1	0
7° impulsi	1	1	1	0
8° impulsi	0	0	0	1
9° impulsi	1	0	0	1
10° impulsi	0	0	0	0

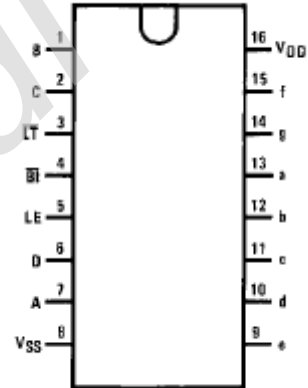


CD4511BC

BCD-to-7 Segment Latch/Decoder/Driver



Pin Assignments for SOIC and DIP

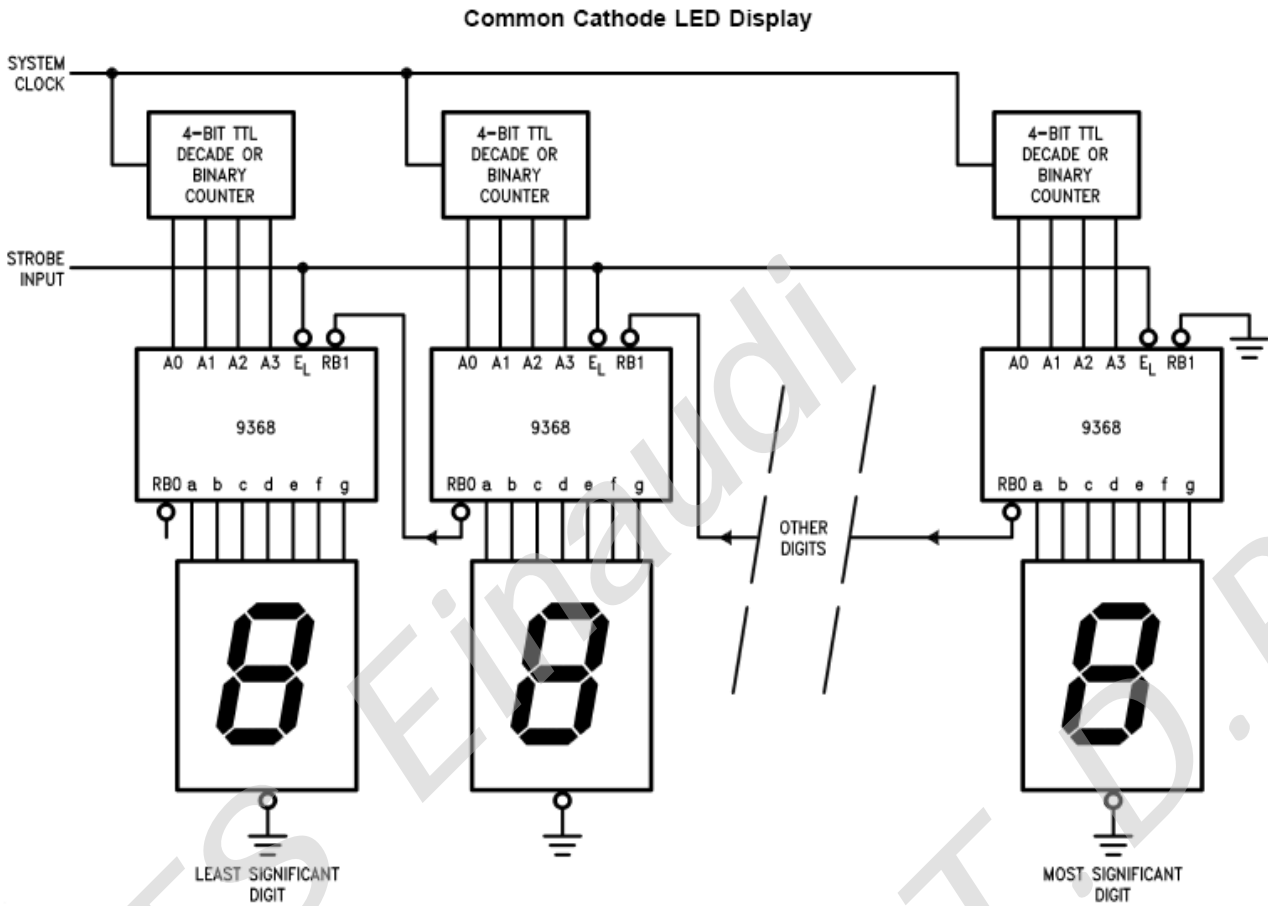


Segment Identification



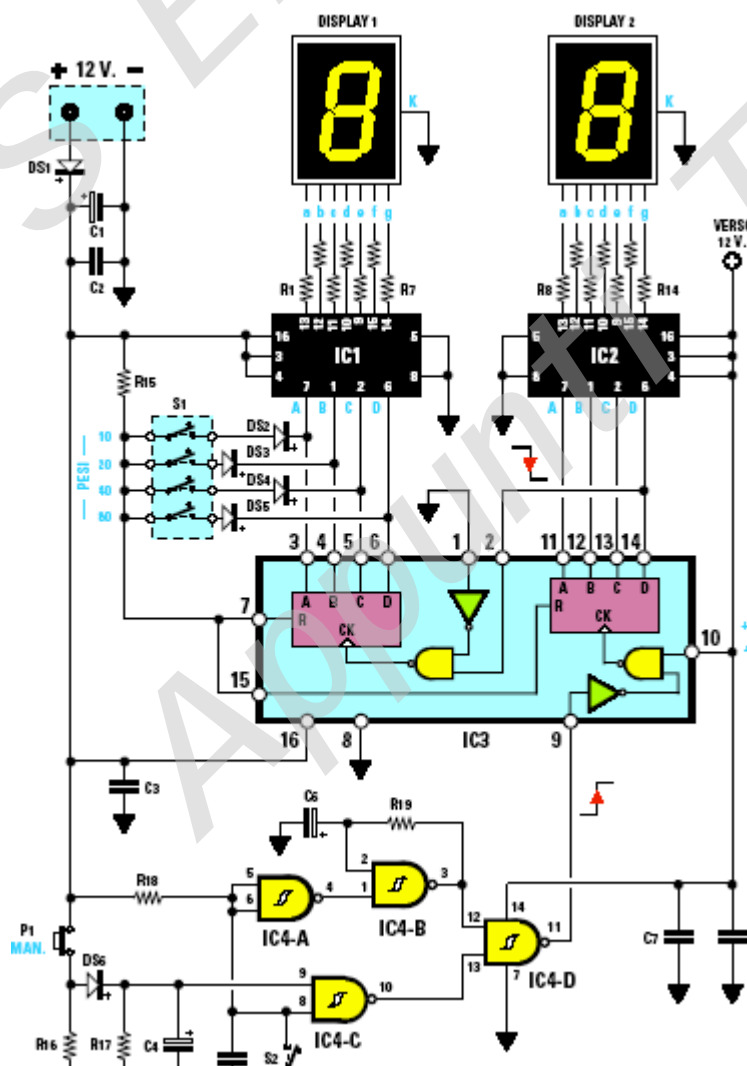
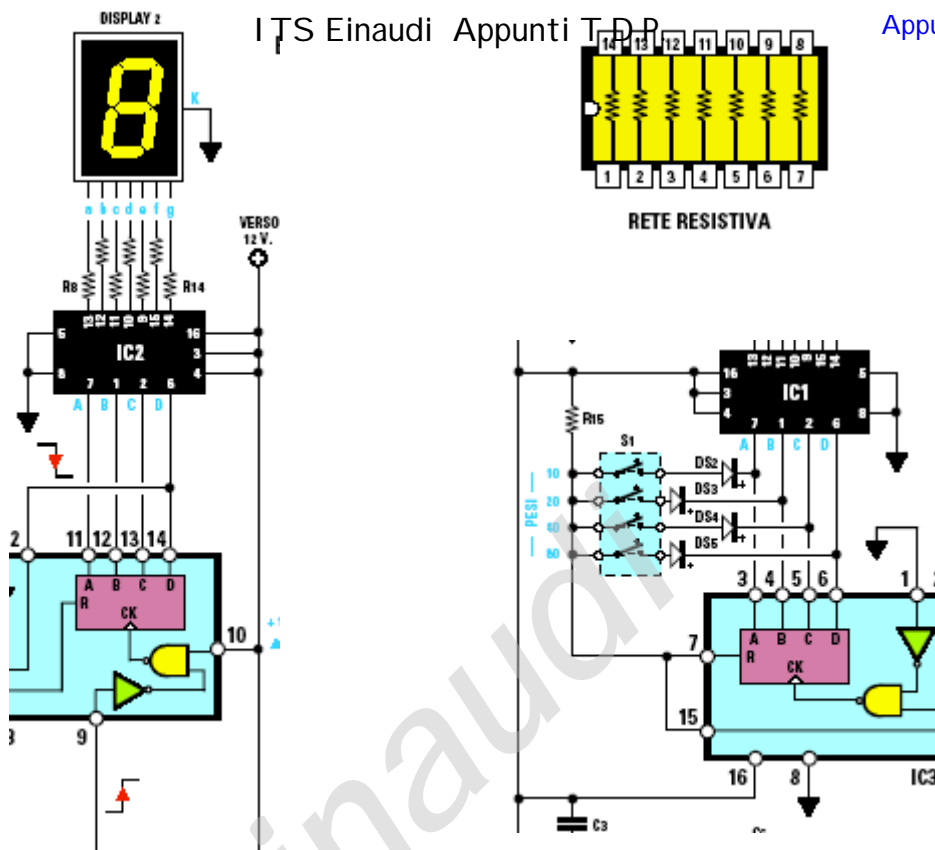
Inputs			Outputs										Display	
LE	\overline{BI}	\overline{LT}	D	C	B	A	a	b	c	d	e	f		g
X	X	0	X	X	X	X	1	1	1	1	1	1	1	B
X	0	1	X	X	X	X	0	0	0	0	0	0	0	
0	1	1	0	0	0	0	1	1	1	1	1	0	0	0
0	1	1	0	0	0	1	0	1	1	0	0	0	0	1
0	1	1	0	0	1	0	1	1	0	1	1	0	1	2
0	1	1	0	0	1	1	1	1	1	0	0	1	1	3
0	1	1	0	1	0	0	0	1	1	0	0	1	1	4
0	1	1	0	1	0	1	1	0	1	1	0	1	1	5
0	1	1	0	1	1	0	0	0	1	1	1	1	1	6
0	1	1	0	1	1	1	1	1	1	0	0	0	0	7
0	1	1	1	0	0	0	1	1	1	1	1	1	1	8
0	1	1	1	0	0	1	1	1	1	0	0	1	1	9
0	1	1	1	0	1	0	0	0	0	0	0	0	0	
0	1	1	1	1	0	0	0	0	0	0	0	0	0	
0	1	1	1	1	0	1	0	0	0	0	0	0	0	
0	1	1	1	1	1	0	0	0	0	0	0	0	0	
0	1	1	1	1	1	1	0	0	0	0	0	0	0	
1	1	1	X	X	X	X				*				*

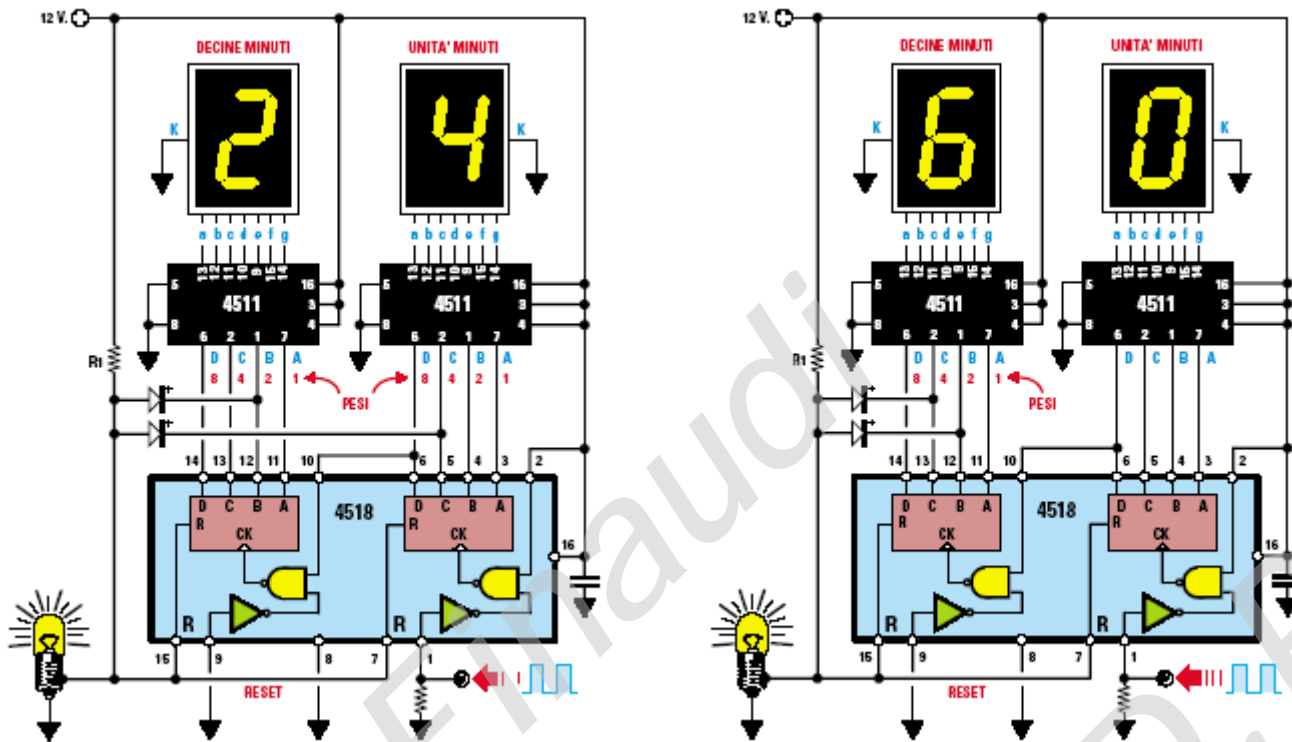
DM9368 7-Segment Decoder/Driver/Latch with Constant Current Source Outputs



BINARY STATE	INPUTS						OUTPUTS							DISPLAY		
	\overline{LE}	\overline{RBI}	A3	A2	A1	A0	a	b	c	d	e	f	g		\overline{RBO}	
—	H	*	X	X	X	X	← STABLE →							H	STABLE BLANK	
0	L	L	L	L	L	L	L	L	L	L	L	L	L	L	H	0
1	L	X	L	L	L	H	L	H	H	L	L	L	L	L	H	1
2	L	X	L	L	H	L	H	H	L	H	H	L	H	H	H	2
3	L	X	L	L	H	H	H	H	H	L	L	L	H	H	H	3
4	L	X	L	H	L	L	L	H	H	L	L	H	H	H	H	4
5	L	X	L	H	L	H	H	L	H	H	L	H	H	H	H	5
6	L	X	L	H	H	L	H	L	H	H	H	H	H	H	H	6
7	L	X	L	H	H	H	H	H	H	L	L	L	L	H	H	7
8	L	X	H	L	L	L	H	H	H	H	H	H	H	H	H	8
9	L	X	H	L	L	H	H	H	H	L	L	H	H	H	H	9
10	L	X	H	L	H	L	H	H	H	L	H	H	H	H	H	A
11	L	X	H	L	H	H	L	L	H	H	H	H	H	H	H	B
12	L	X	H	H	L	L	H	L	L	H	H	H	L	H	H	C
13	L	X	H	H	L	H	L	H	H	H	H	L	H	H	H	D
14	L	X	H	H	H	L	H	L	L	H	H	H	H	H	H	E
15	L	X	H	H	H	H	H	L	L	L	H	H	H	H	H	F
X	X	X	X	X	X	X	L	L	L	L	L	L	L	L	L**	BLANK

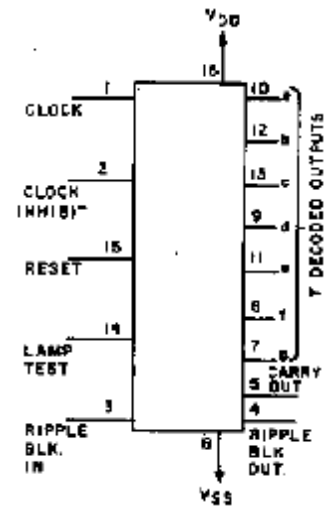
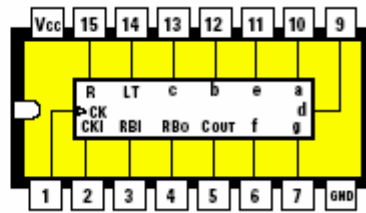
DS009796-8



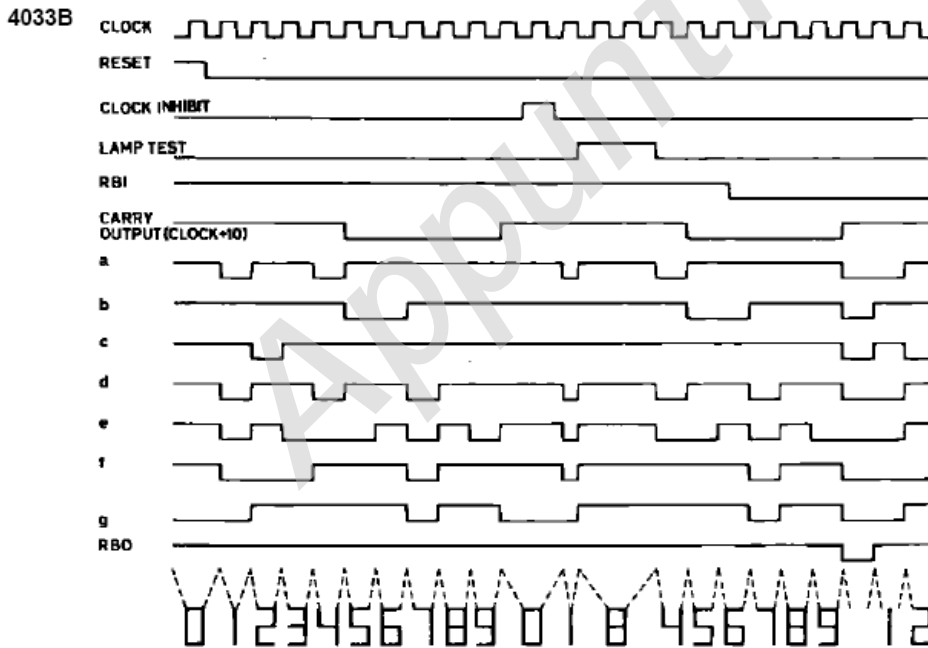
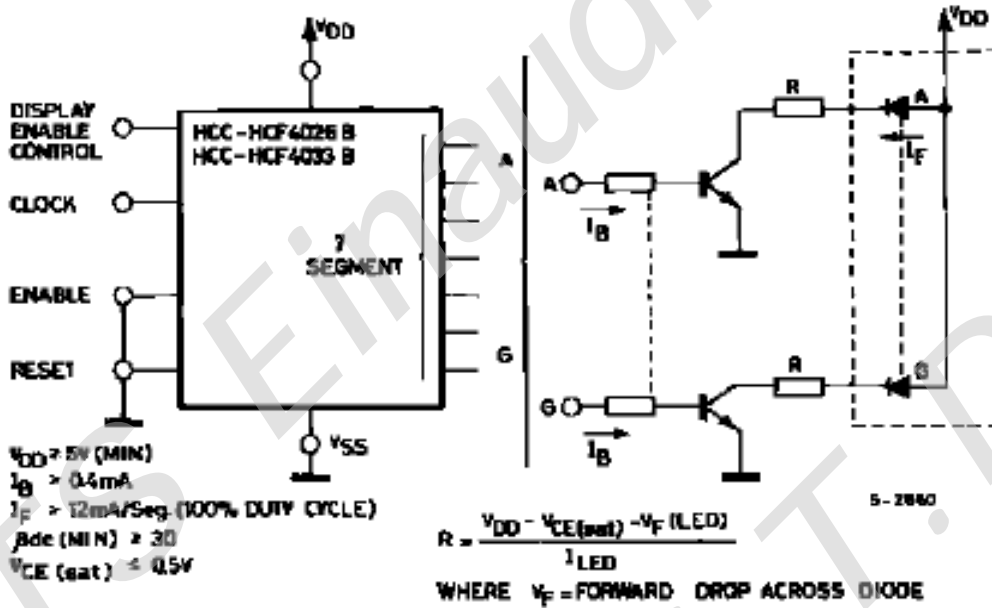


4026/33

Esistono degli integrati che contengono un Contatore più una Decodifica per pilotare un Display. Nel disegno le connessioni dell'integrato 4033

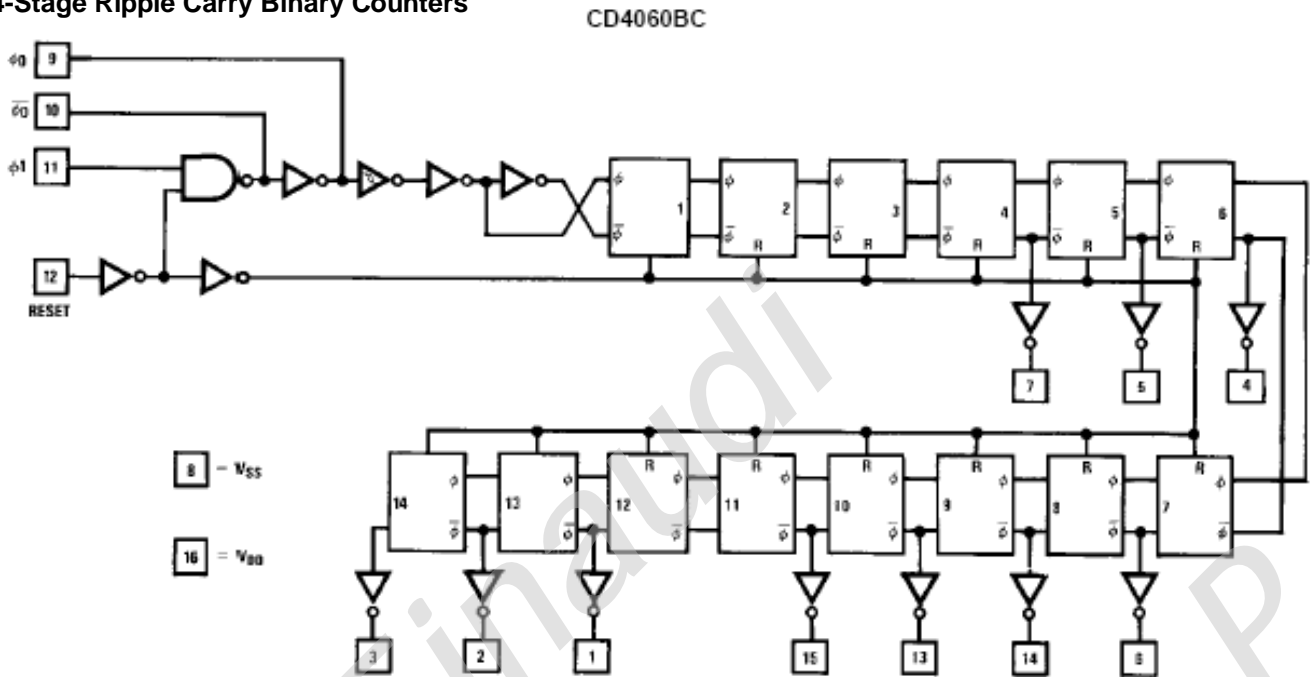


Pilotaggio di display ad anodo comune

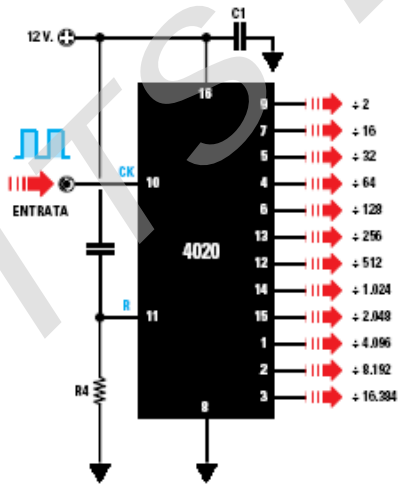


CD4020BC • CD4040BC • CD4060BC

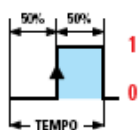
- 14-Stage Ripple Carry Binary Counters •
- 12-Stage Ripple Carry Binary Counters •
- 14-Stage Ripple Carry Binary Counters



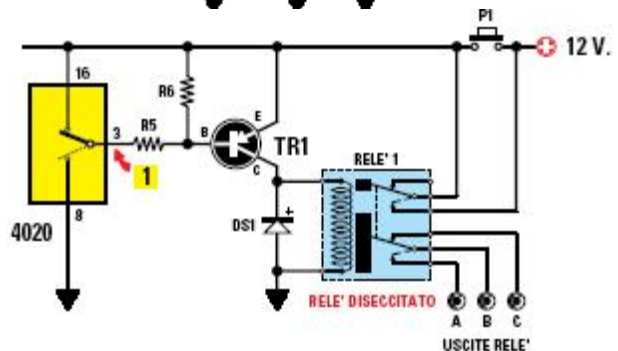
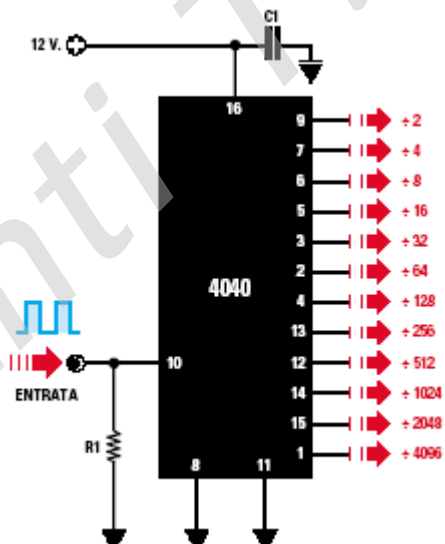
Divisore programmabile



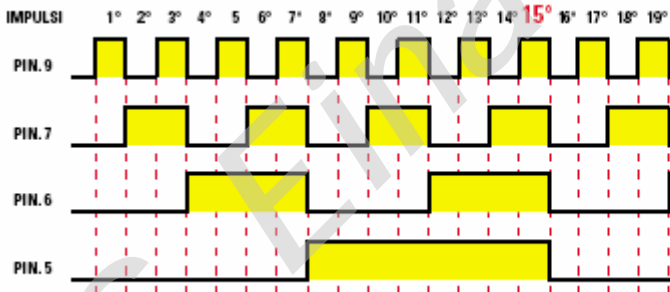
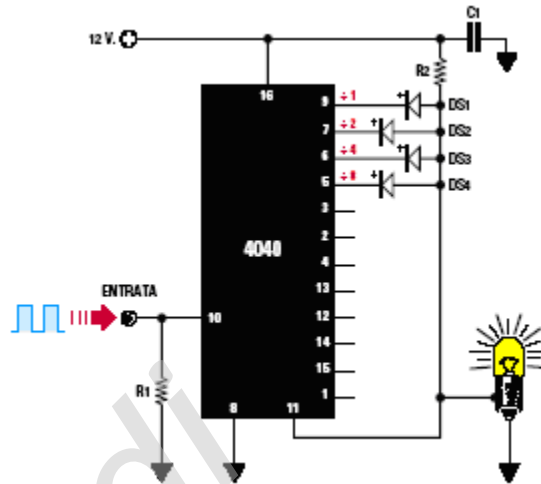
In questo schema elettrico abbiamo riportato sulla destra il numero dei piedini in ordine di divisione. Come si può notare, dal piedino 3 la frequenza fuoriesce divisa per 16.384, dal piedino 2 divisa per 8.192 e dal piedino 4 divisa per 64 volte.



Il fattore di divisione dell'integrato 4020 va diviso per 2, perchè l'onda quadra che fuoriesce dai piedini d'uscita rimane per metà tempo a livello logico 0 e per metà tempo a livello logico 1. Quando, trascorso metà tempo, l'onda passa dal livello logico 0 a 1, il relè si diseccita perchè viene a mancare sulla Base del transistor TR1 la sua tensione di polarizzazione.



Se colleghiamo un diodo sui quattro piedini 9-7-6-5 che hanno Peso 1-2-4-8, noi riusciremo a dividere la frequenza applicata sull'ingresso per 15. Infatti solo al 15° impulso ritroveremo una tensione positiva tra la resistenza R2 e la Massa. Sul piedino di Reset abbiamo inserito una lampadina anche se non la vedremo mai accendersi, perché la tensione Positiva rimane per una frazione di secondi.



In questo grafico possiamo vedere i Livelli logici 1 che appaiono sui piedini 9-7-6-5 partendo dal 1° impulso fino ad arrivare al 15° Impulso. Sul piedino 11 del 4040 ritroviamo una tensione positiva solo quando tutti i quattro piedini sono a Livello logico 1.

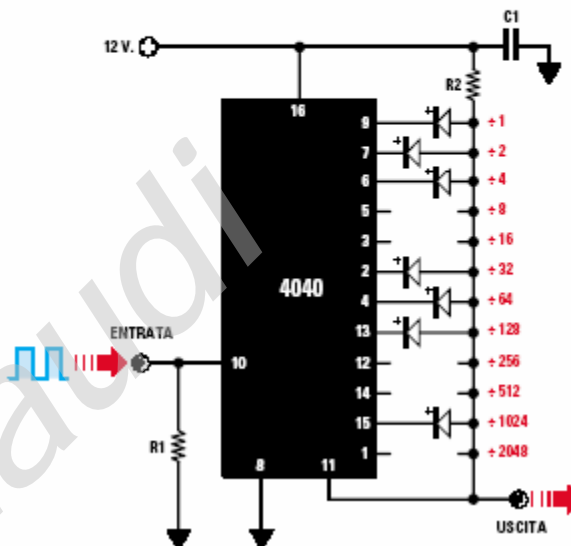
PIEDINO	1	15	14	12	13	4	2	3	5	6	7	9
FATTORE DIVISIONE												
PESO	2.048	1.024	512	256	128	64	32	16	8	4	2	1
DIFFERENZA												

Per sapere a quali piedini d'uscita del divisore 4040 occorre collegare un diodo per ottenere il richiesto fattore di divisione, consigliamo di usare questa Tabella. Nella casella Fattore Divisione va inserito il "numero" della divisione che si vuole ottenere e nella casella Differenza il numero che si otterrà sottraendo dal Fattore Divisione il Peso.

PIN 4040			1	15	14	12	13	4	2	3	5	6	7	9
PIN 4020	3	2	1	15	14	12	13	6	4	5	7	X	X	9
PIN 4060	3	2	1	X	15	13	14	8	4	5	7	X	X	X
Fatt. Div.														
Peso	8192	4096	2048	1024	512	256	128	64	32	16	8	4	2	1
Differenza														

PIEDINO	1	15	14	12	13	4	2	3	5	6	7	9
FATTORE DIVISIONE	1.255	1.255	231	231	231	103	39	7	7	7	3	1
PESO	2.048	1.024	512	256	128	64	32	16	8	4	2	1
DIFFERENZA	no	231	no	no	103	39	7	no	no	3	1	0

Volendo dividere una frequenza di 1.255 volte dobbiamo riportare questo numero nella prima casella in alto a sinistra, poi facciamo la sottrazione con il Peso. Poiché non è possibile sottrarre da 1.255 il numero 2.048, in basso scriviamo NO e riportiamo il numero 1.255 nella casella di destra per fare la sottrazione. Riportiamo il suo resto in alto nella successiva casella e procediamo così fino ad arrivare sull'ultima casella. Quando non riusciamo a fare la sottrazione in basso scriviamo NO. Il diodo va inserito sul piedino (vedi in alto) che nella casella in basso ha un numero compreso lo 0.



Per ottenere 1 IMPULSO ogni minuto

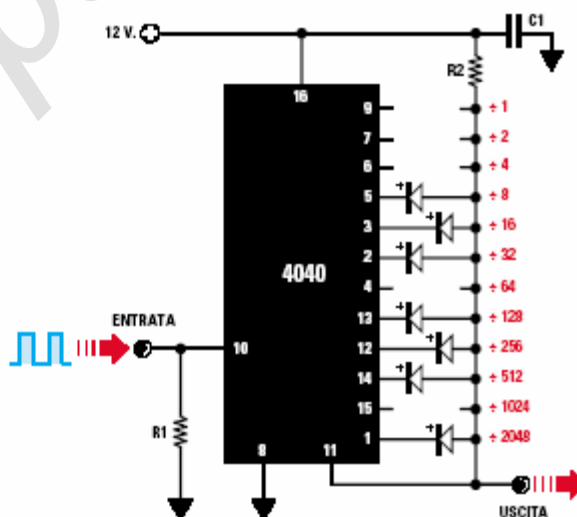
Per far funzionare un qualsiasi orologio digitale è necessario che nel contatore entri 1 impulso ogni minuto, si può prelevare questo impulso dalla frequenza dei 50 Hertz della rete che, contrariamente a quanto si potrebbe supporre, ha una precisione molto elevata 50,000,000,000 Hertz.

La frequenza di 50 Hertz corrisponde in pratica a 50 impulsi al secondo, quindi in 1 minuto, che come si sa è composto da 60 secondi, avremo: $50 \times 60 = 3.000$ impulsi

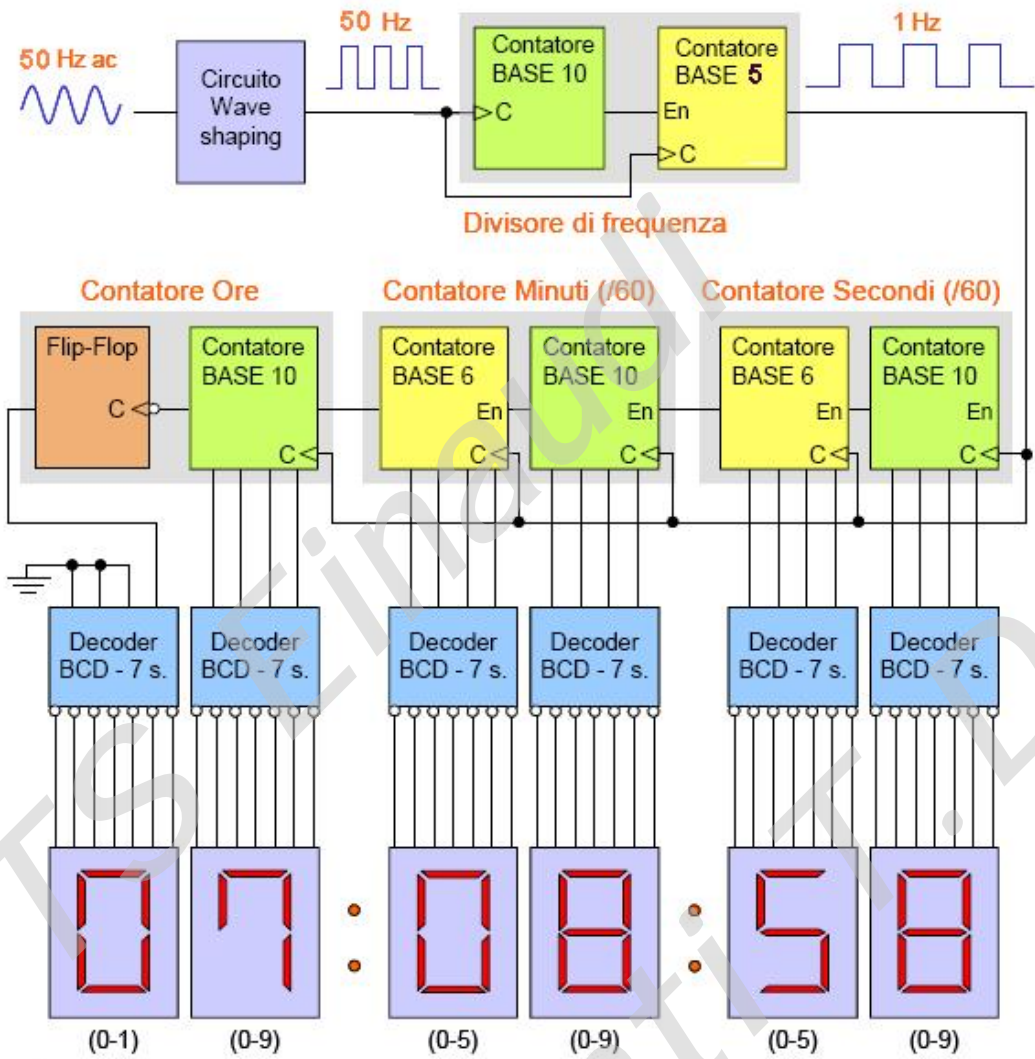
Per ottenere 1 impulso ogni minuto ci occorre un divisore che divida esattamente per 3.000. L'esempio riportato nella Tabella N.12 ci indica su quali piedini del divisore 4040 dobbiamo collegare un diodo per ottenere un esatto fattore di divisione pari a 3.000.

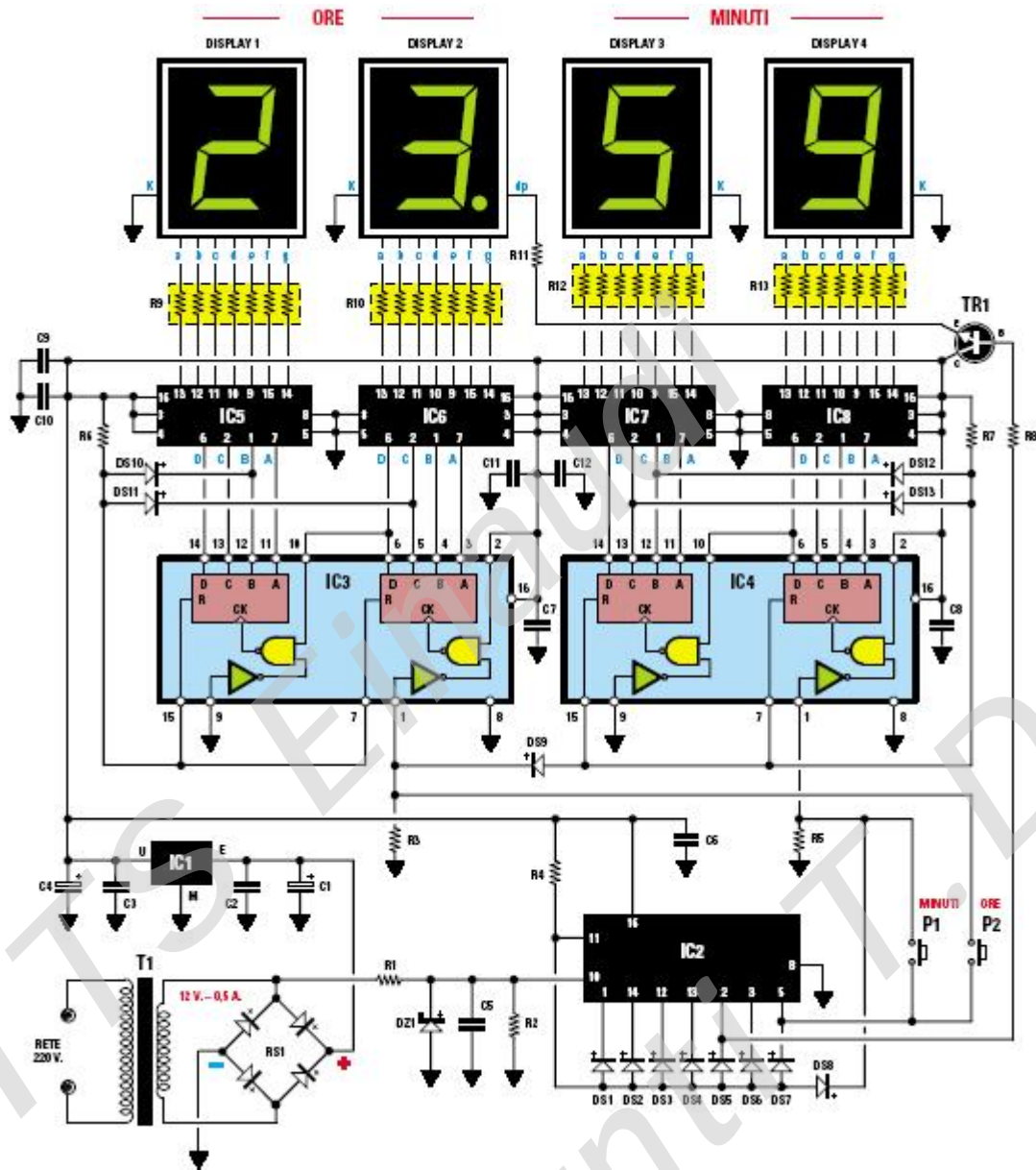
PIEDINO	1	15	14	12	13	4	2	3	5	6	7	9
FATTORE DIVISIONE	3.000	952	952	440	184	56	56	24	8	0	0	0
PESO	2.048	1.024	512	256	128	64	32	16	8	4	2	1
DIFFERENZA	952	no	440	184	56	no	24	8	0	no	no	no

Volendo dividere una frequenza di 3.000 volte dobbiamo riportare questo numero nella prima casella in alto a sinistra poi fare la sottrazione con il Peso. Se questa sottrazione non si riesce a fare in basso scriviamo NO, se si riesce a fare il numero ottenuto lo riportiamo nella casella successiva e così procederemo fino ad ottenere il numero 0. Quindi sui piedini 9-7-6-4-15 non dovremo inserire nessun diodo. Nell'orologio digitale utilizziamo come fattore di divisione 3.000 per prelevare dalla frequenza di rete a 50 Hertz 1 impulso ogni minuto.

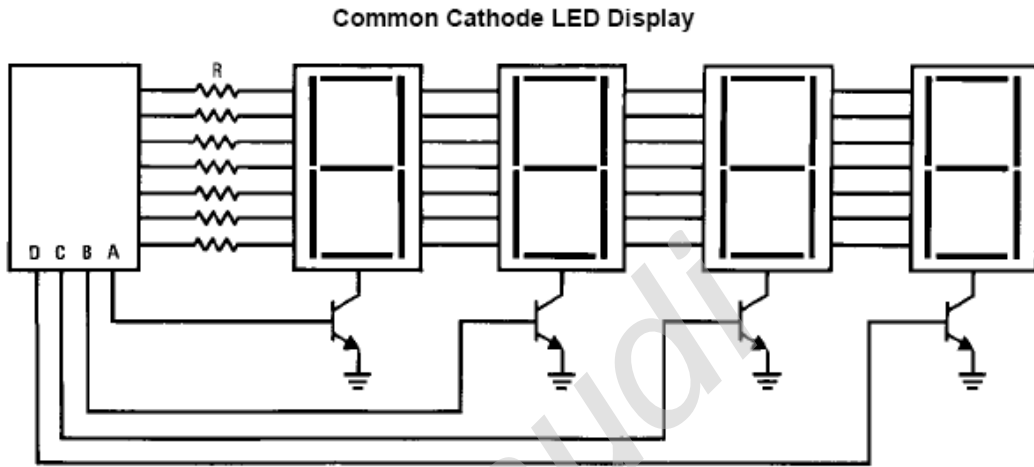


OROLOGIO DIGITALE

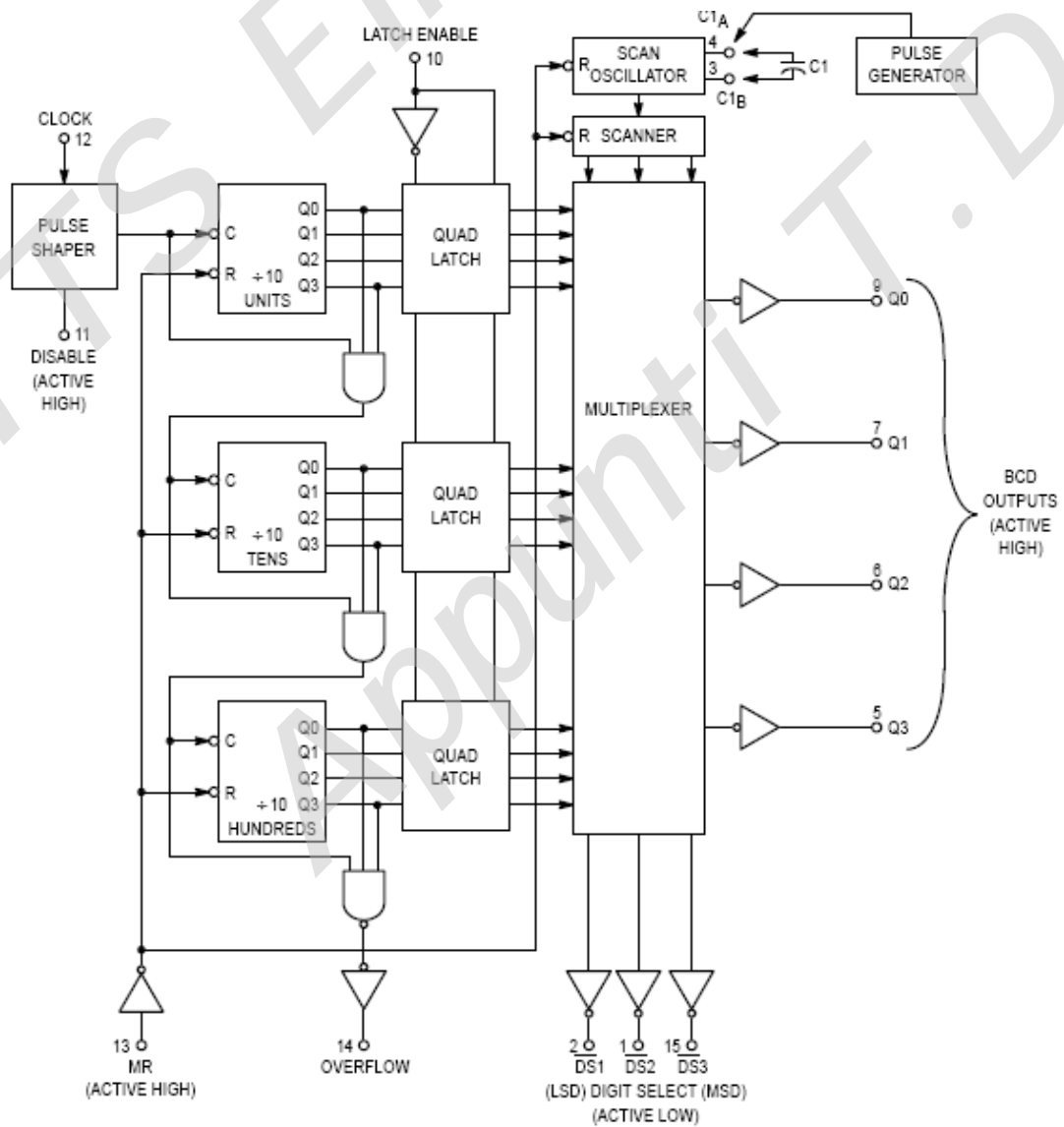


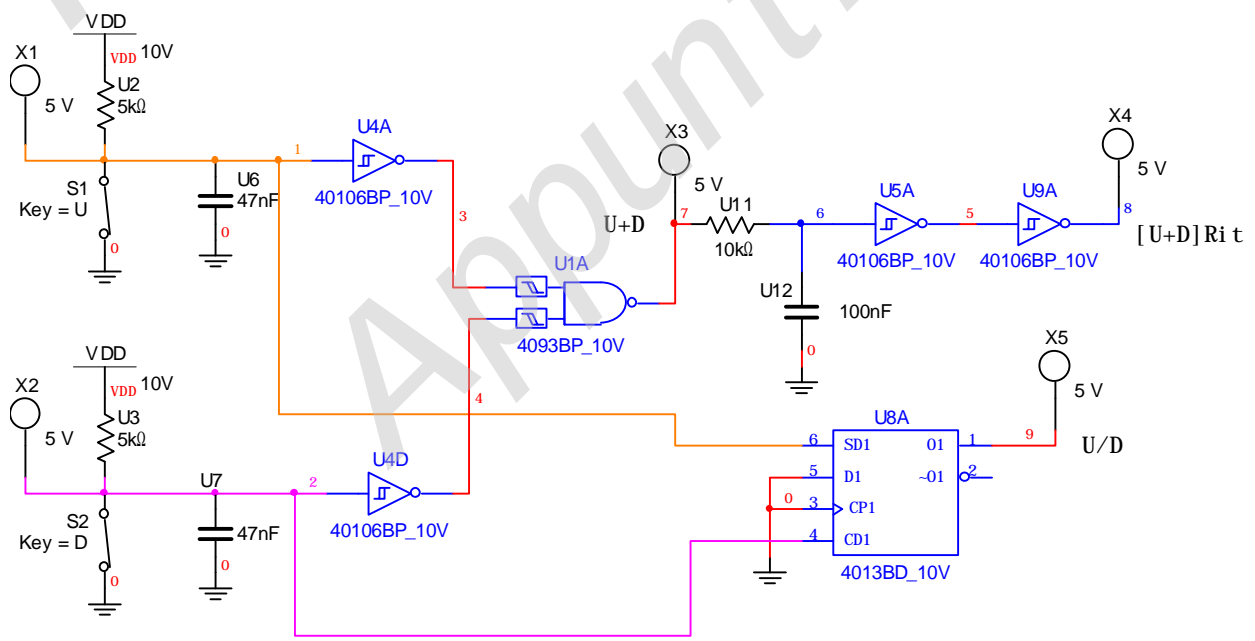
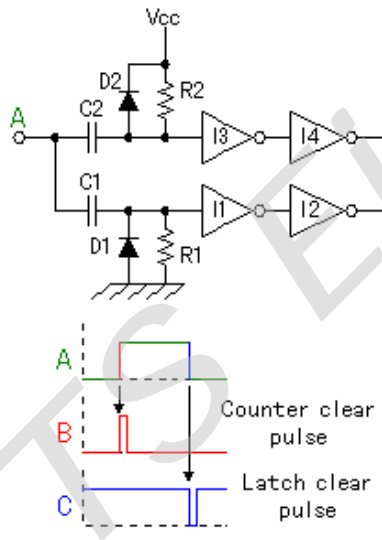
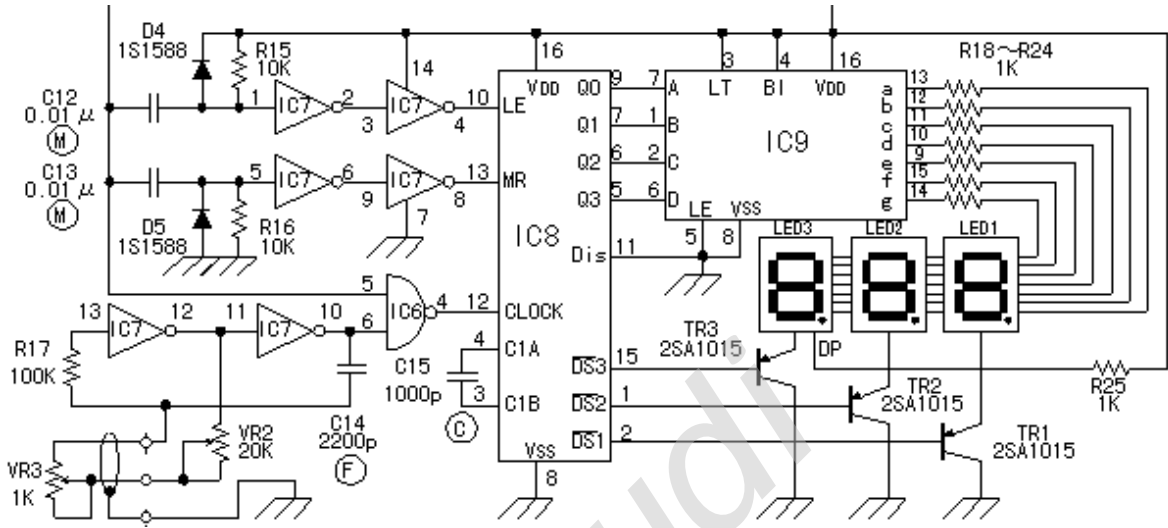


Pilotaggio con multiplexer

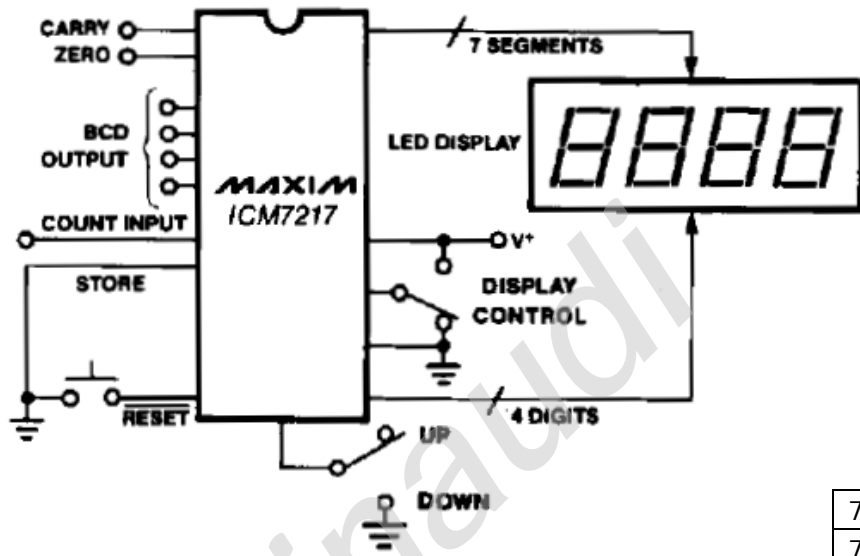


14553 - 3 digit bcd counter

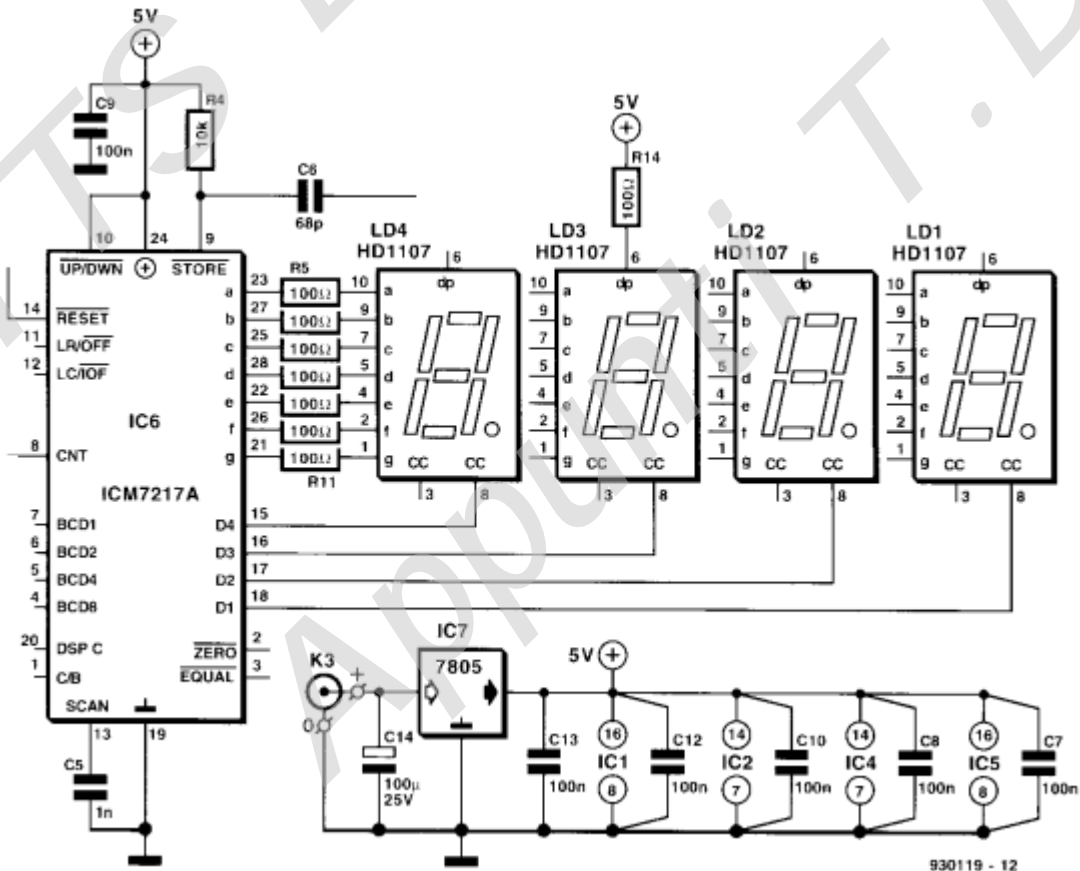




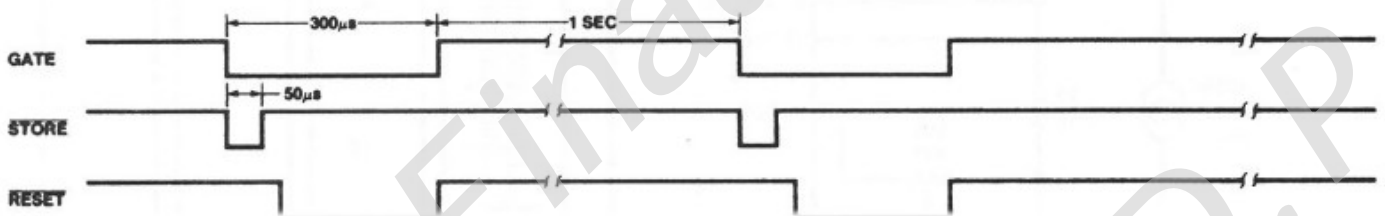
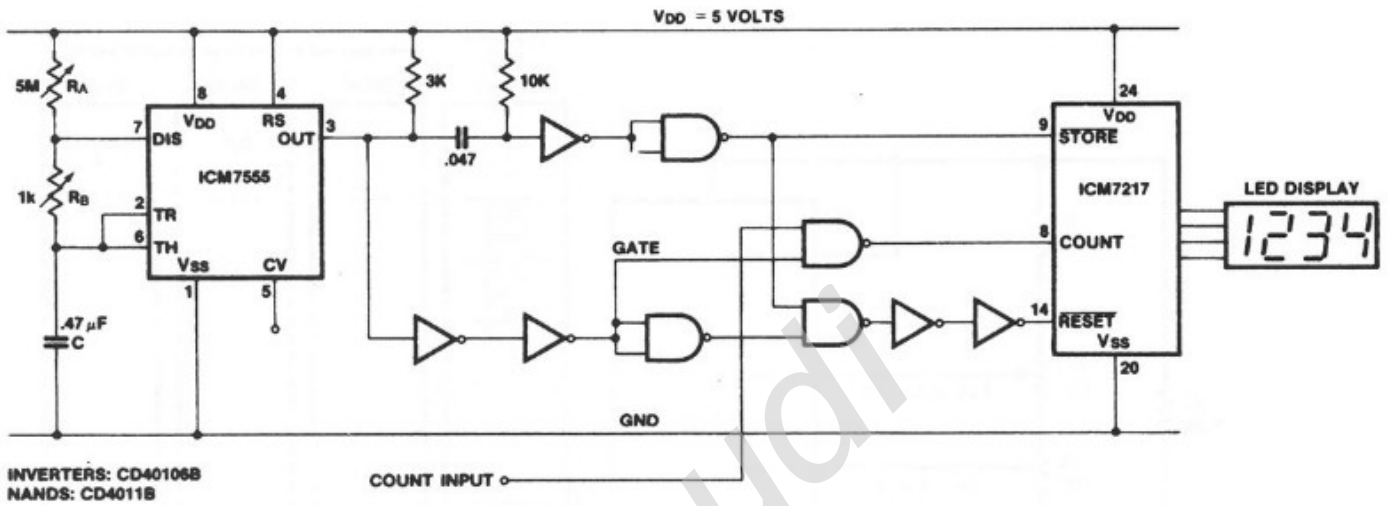
ICM 7217



7217	AC	9999
7217A	CC	9999
7217B	AC	5959
7217C	CC	5959

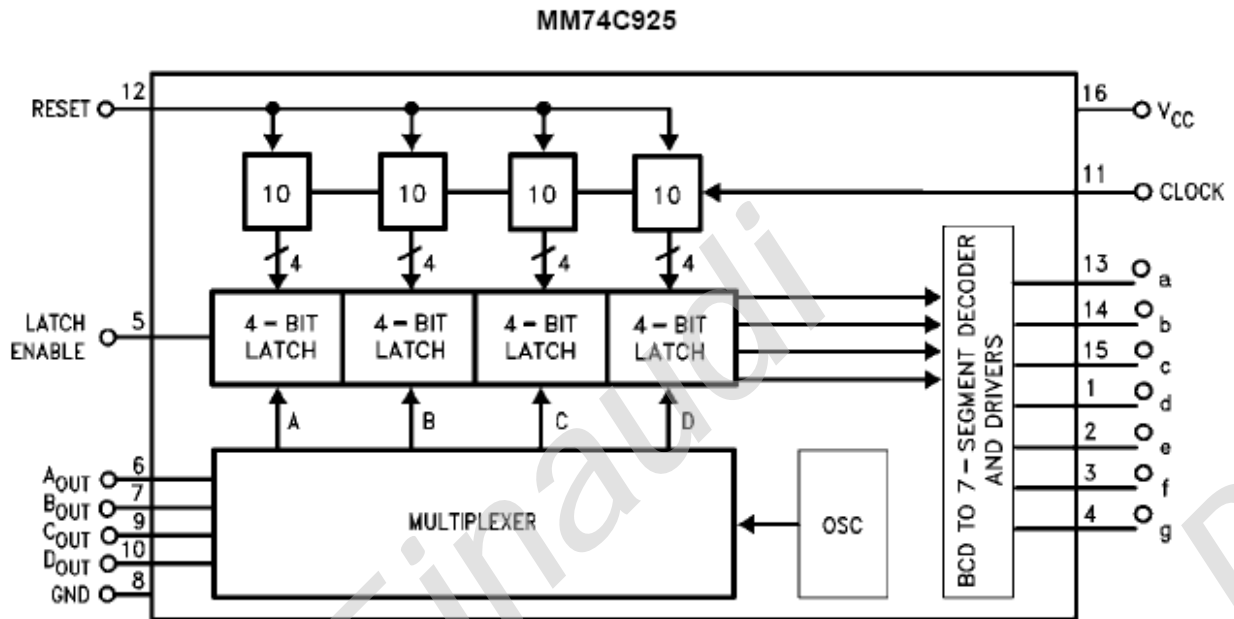


930119 - 12

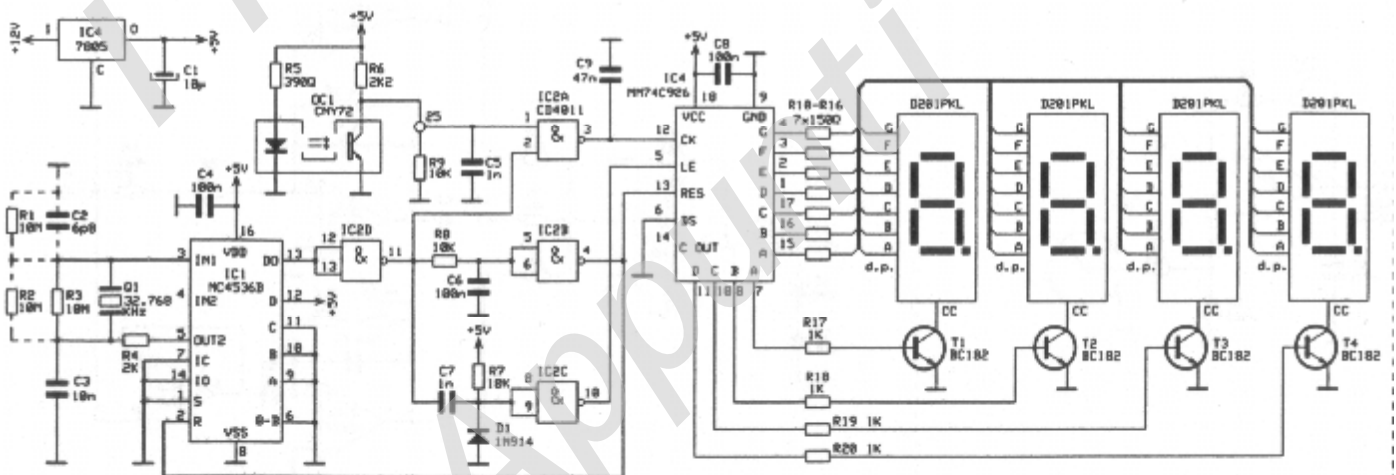


This circuit shows an ICM7217 and an ICM7555 that are connected as a basic frequency counter. The connections between the ICM7217 and a common-cathode LED display are shown in Fig. The frequency counter is calibrated (against a known standard) using R_A as a coarse control and R_B as a fine control.

MM74C925/6



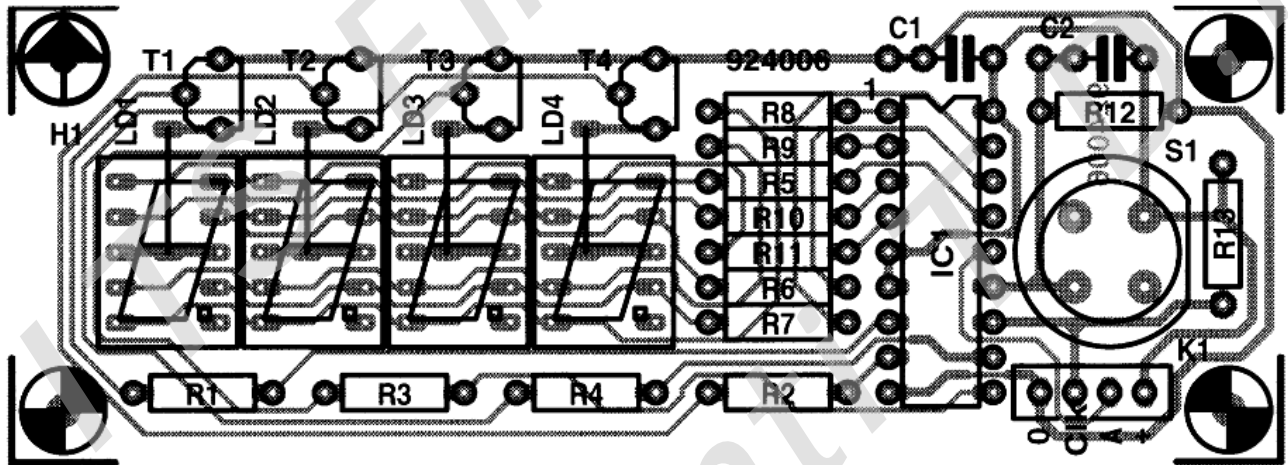
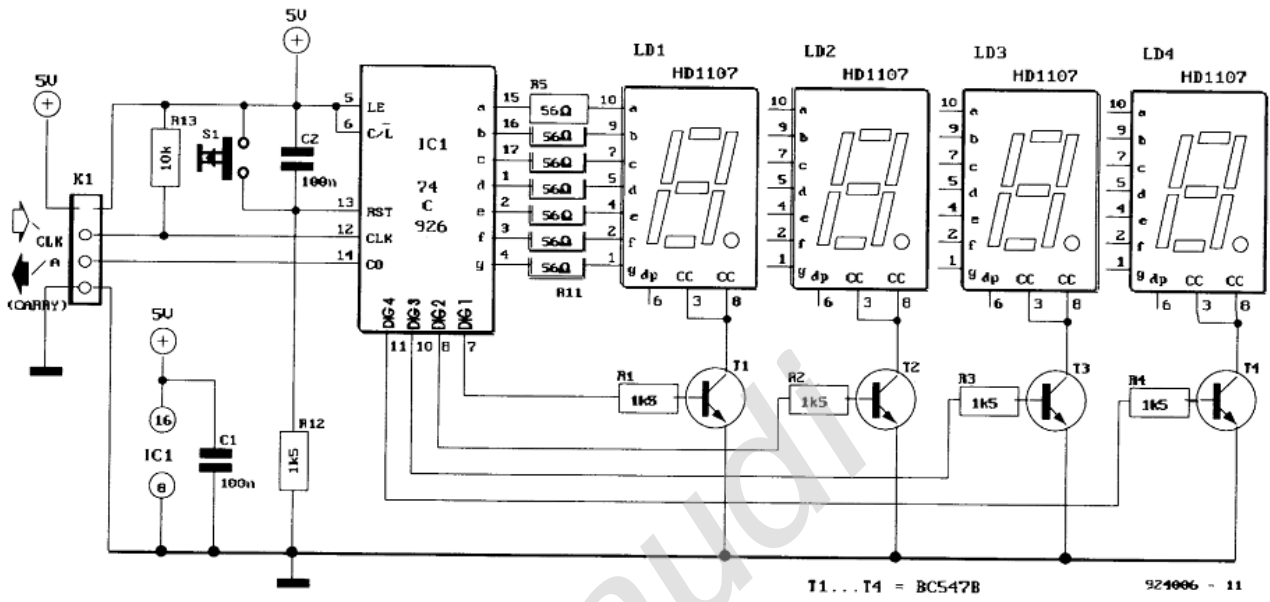
DIGITAL RPM METER



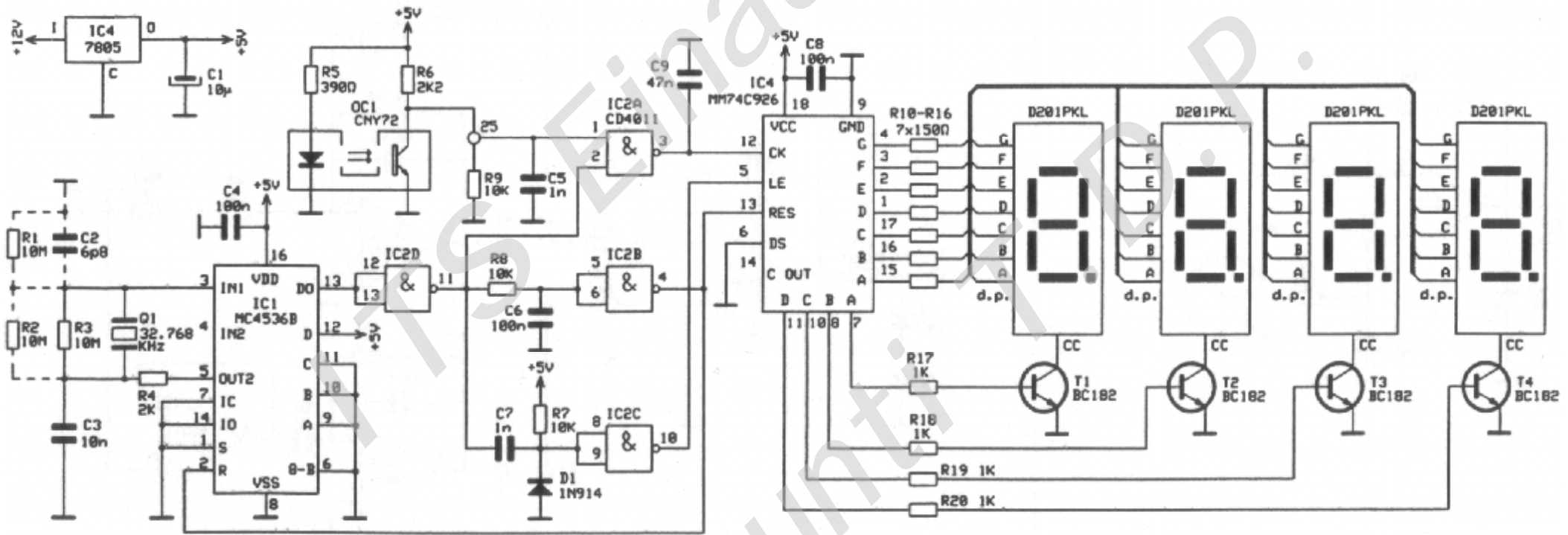
4536 in configurazione divisore 2^7 per ottenere $32768 : 131072 = 0.25$ Hz, periodo 4 sec.

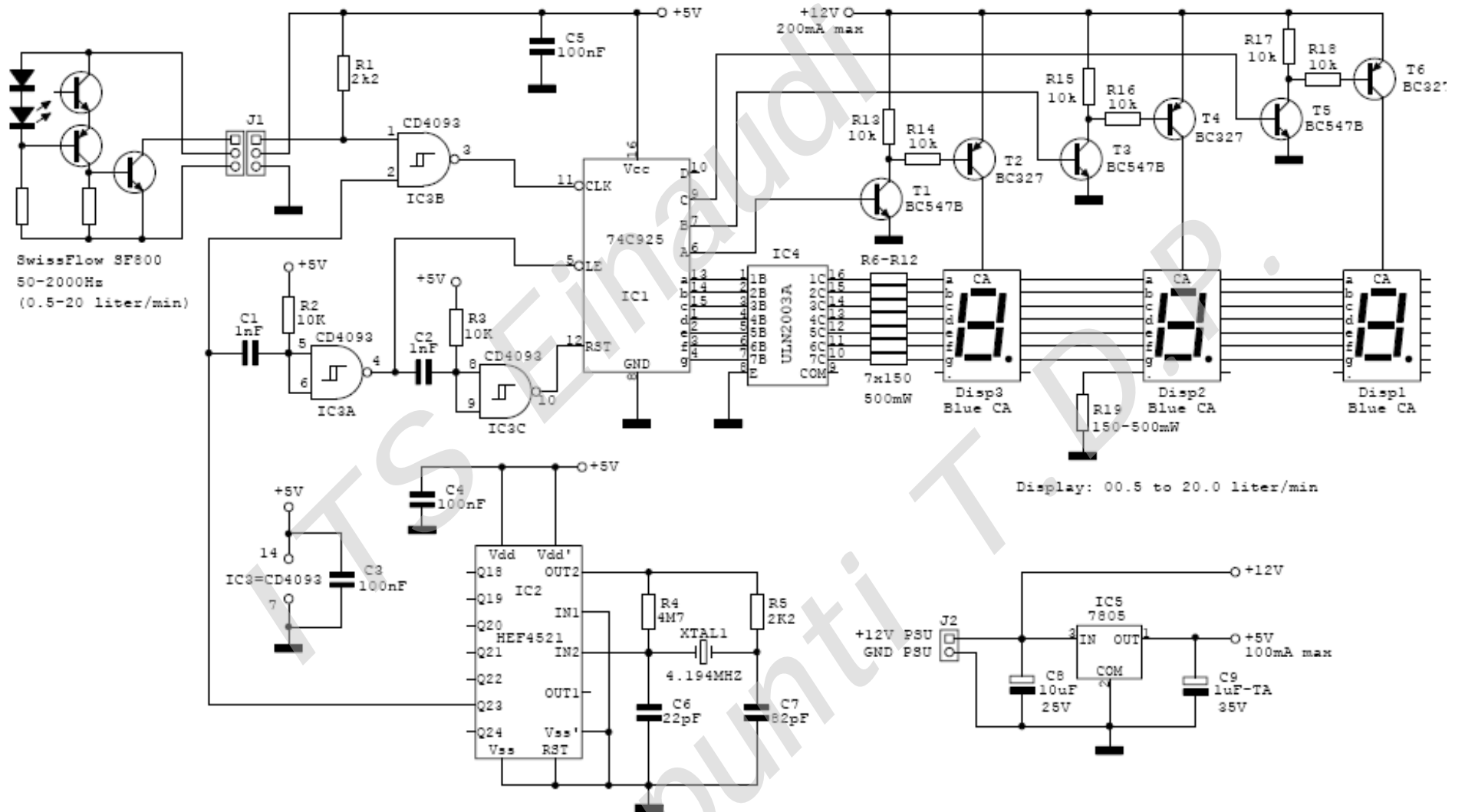
Conteggio su 2 sec.

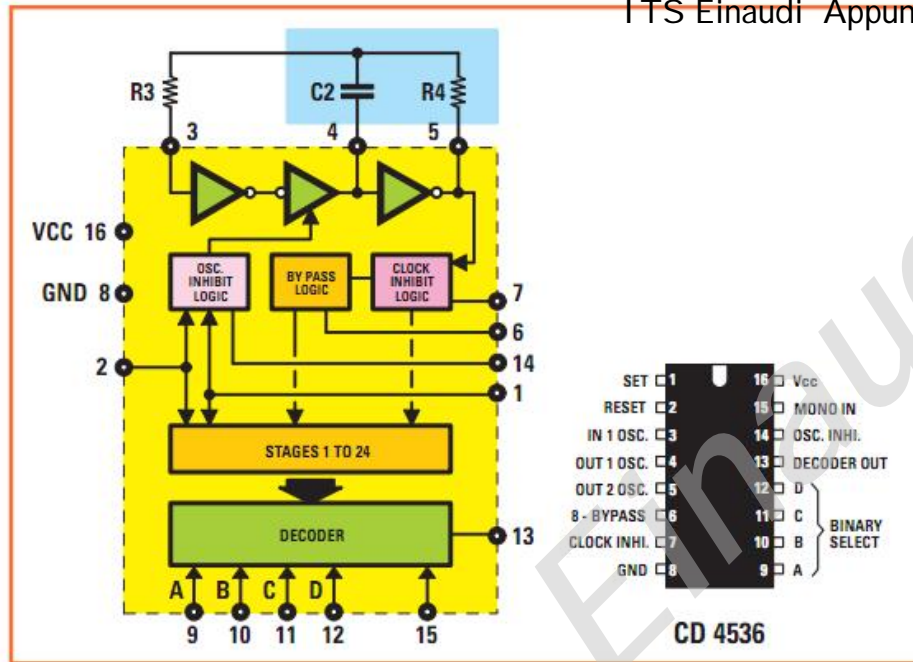
LE con impulso, reset del contatore dopo circa 1ms



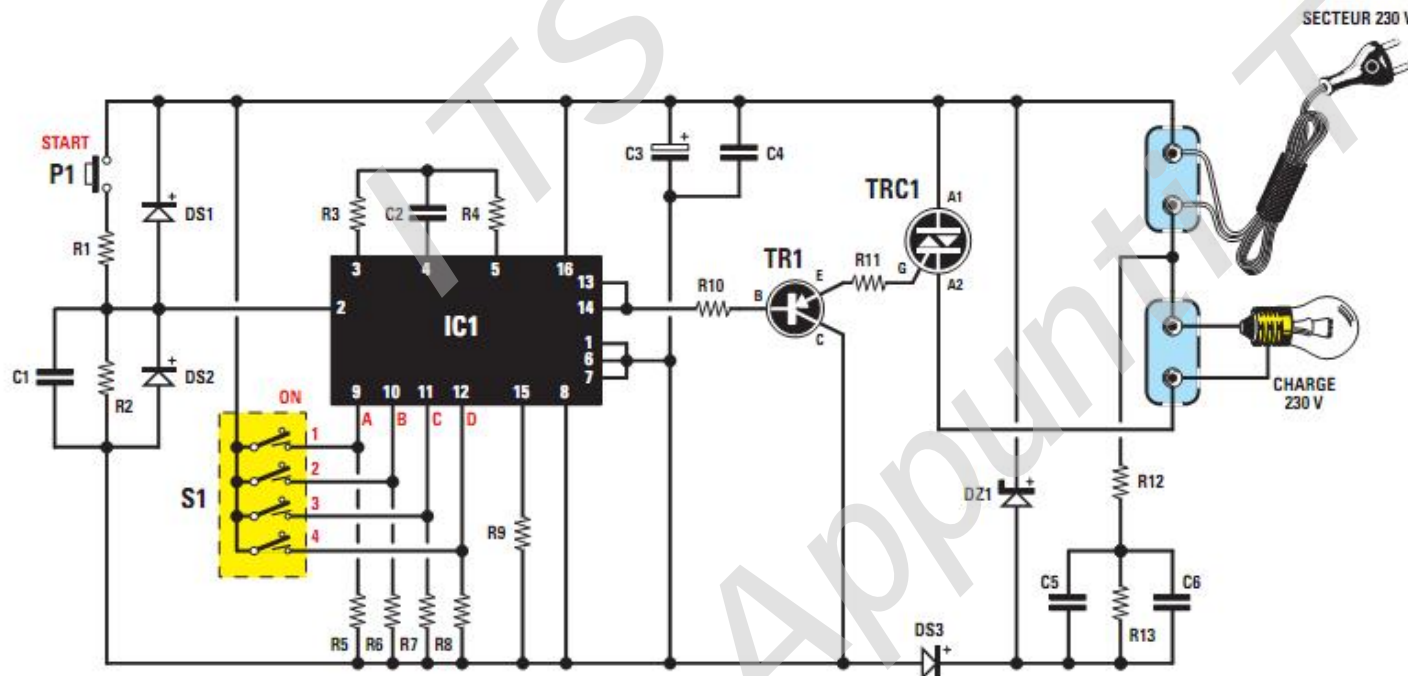
DIGITAL RPM METER







- R1 = 2,2 kΩ
- R2 = 22 kΩ
- R3 = 330 kΩ
- R4* = 33 kΩ
- R5 = 47 kΩ
- R6 = 47 kΩ
- R7 = 47 kΩ
- R8 = 47 kΩ
- R9 = 10 kΩ
- R10 = 1 kΩ
- R11 = 1 kΩ
- R12 = 120 Ω 1/2 W
- R13 = 470 kΩ
- C1 = 100 nF polyester
- C2** = Voir ci-dessous
- C3 = 470 F électro. 25 V
- C4 = 100 nF polyester
- C5 = 330 nF 400 V
- C6 = 330 nF 400 V
- DS1 = Diode 1N4007
- DS2 = Diode 1N4007
- DS3 = Diode 1N4007
- DZ1 = Zener 12 V 1 W
- TR1 = PNP BC557
- TRC1 = Triac 500 V 5 A
- IC1 = CMOS CD4536
- S1 = Dip-switches



$$\text{Hz} = 333\,000 : (\text{C2 nF} \times \text{R4 kilohms})$$

$$16\,777\,216 : (7\,200 \times 100,90) = 23 \text{ h}$$

Tutte le formule

$$\text{Frequenza (hertz)} = 333\,000 : (\text{C2 nF} \times \text{R4 k}\Omega)$$

$$\text{Frequenza (hertz)} = \text{fattore di divisione} : (2 \times \text{secondi})$$

$$\text{Frequenza (hertz)} = \text{fattore di divisione} : (120 \times \text{minuti})$$

$$\text{Frequenza (hertz)} = \text{fattore di divisione} : (7200 \times \text{ore})$$

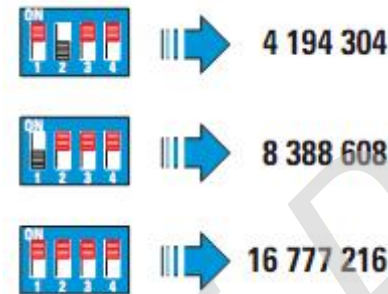
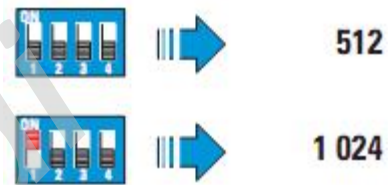
$$\text{Tempo (secondi)} = \text{fattore di divisione} : (2 \times \text{hertz})$$

$$\text{Tempo (minuti)} = \text{fattore di divisione} : (120 \times \text{hertz})$$

$$\text{Tempo (ore)} = \text{fattore di divisione} : (7200 \times \text{hertz})$$

$$\text{C2 (nF)} = 333\,000 : (\text{hertz} \times \text{R4 k}\Omega)$$

$$\text{R4 (kohm)} = 333\,000 : (\text{hertz} \times \text{C2 nF})$$



Tempo max = 60 min. utilizzando un fattore di divisione di 4 194 304 calcoliamo il valore della frequenza dello stadio oscillatore $4\,194\,304 : (120 \times 60) = 582,54 \text{ Hz}$ da cui

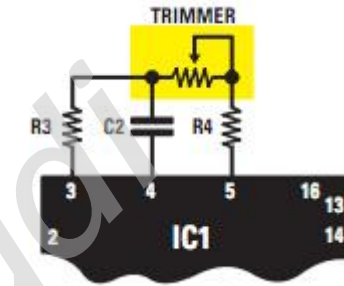
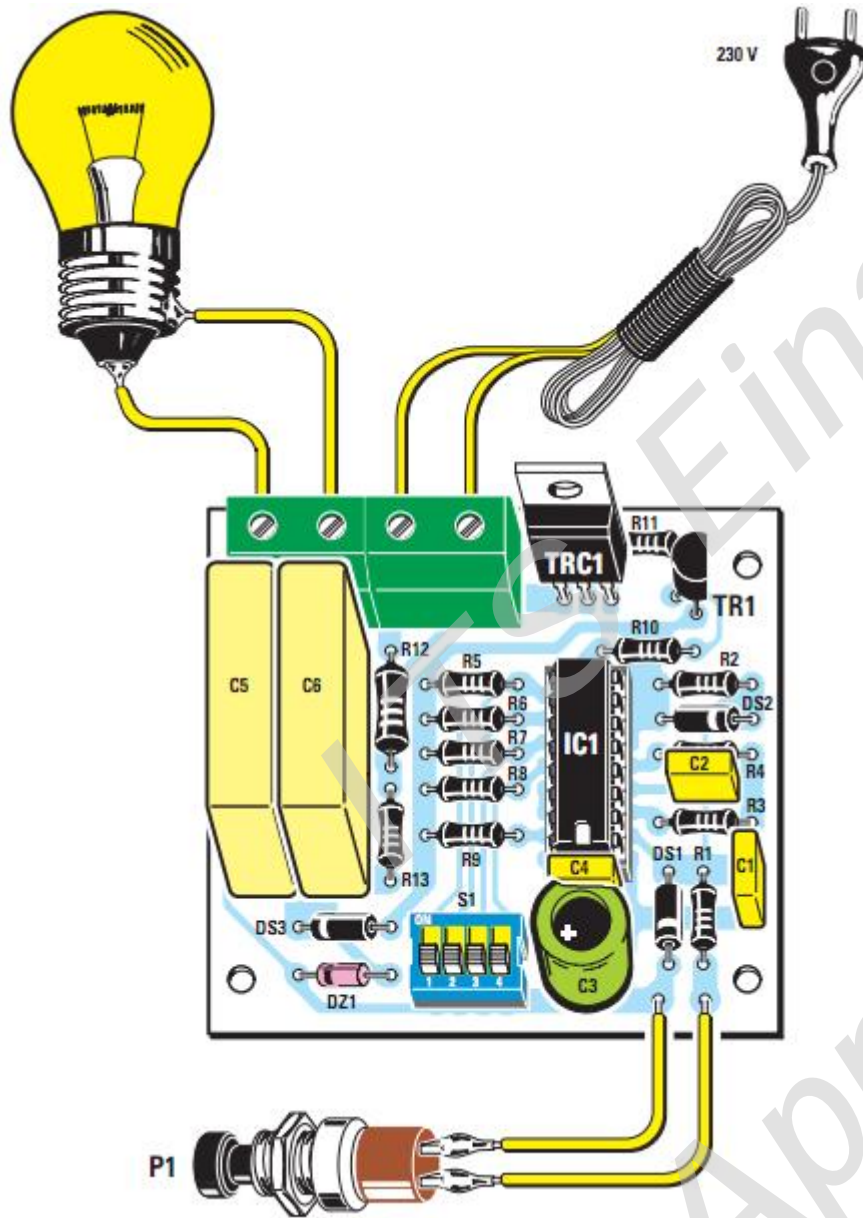
$$\text{C2 nF} = 333\,000 : (\text{Hz} \times \text{R4 kilohms})$$

$$333\,000 : (582,54 \times 33) = 17,32 \text{ nF parallelo di } 15 \text{ nF e } 2,2 \text{ nF}$$

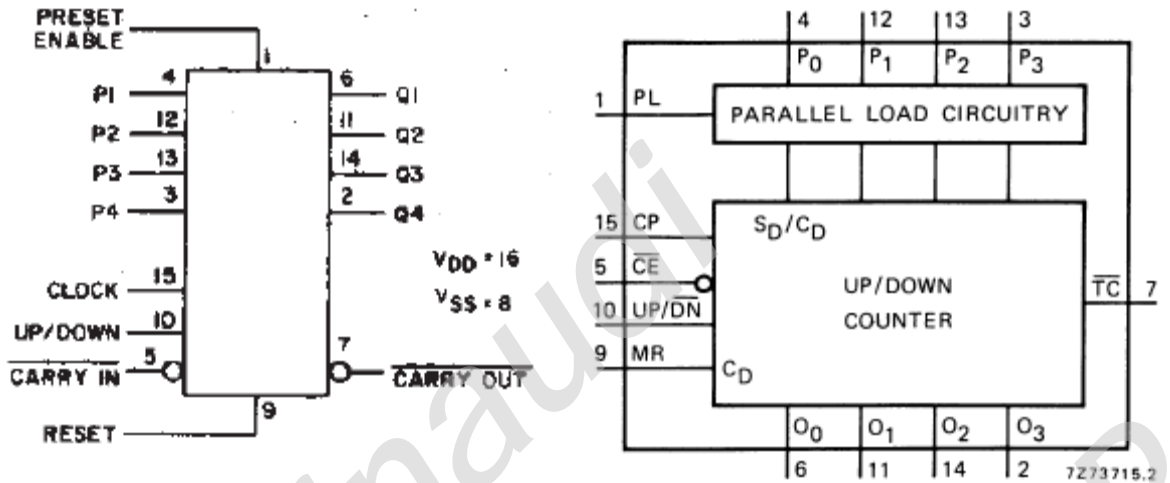
Oppure modificando la resistenza C2 - 47 nF R4 - 12 kilohms = 590 Hz

C2 - 39 nF R4 - 15 kilohms = 569 Hz

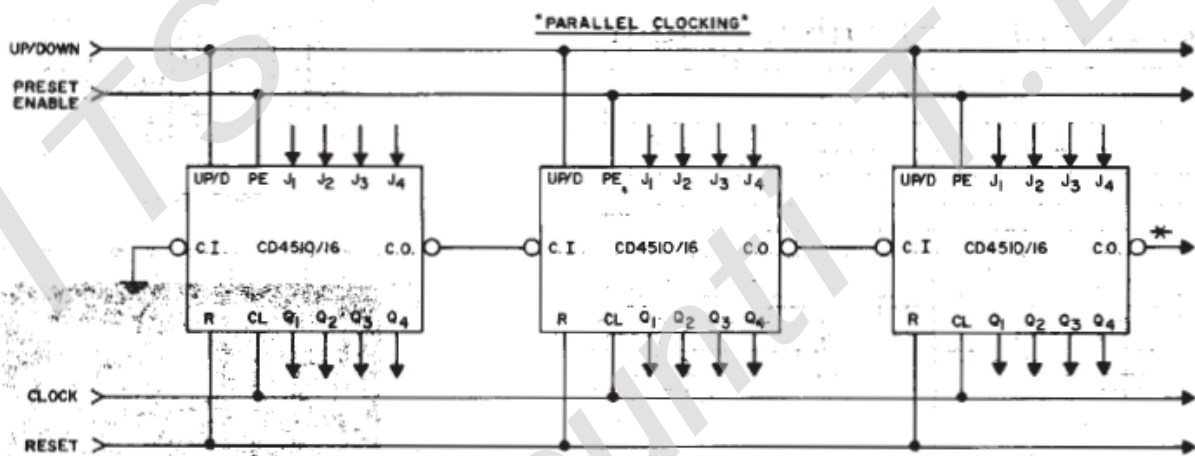
C2 - 56 nF R4 - 10 kilohms = 594 Hz

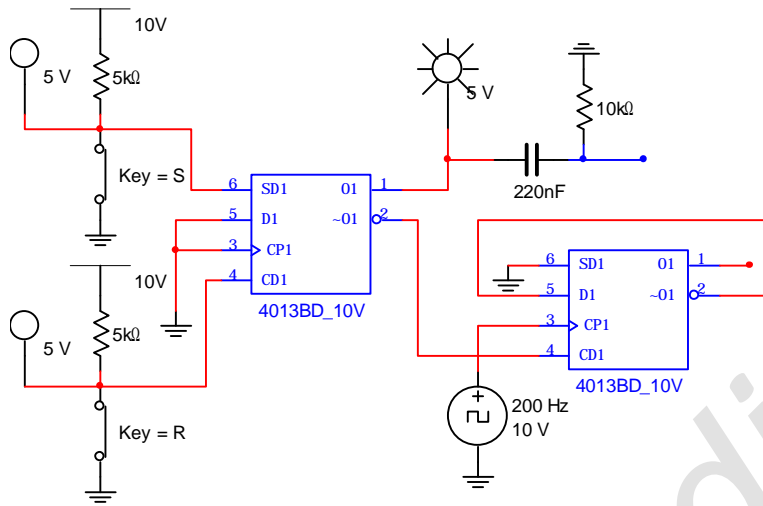


4510

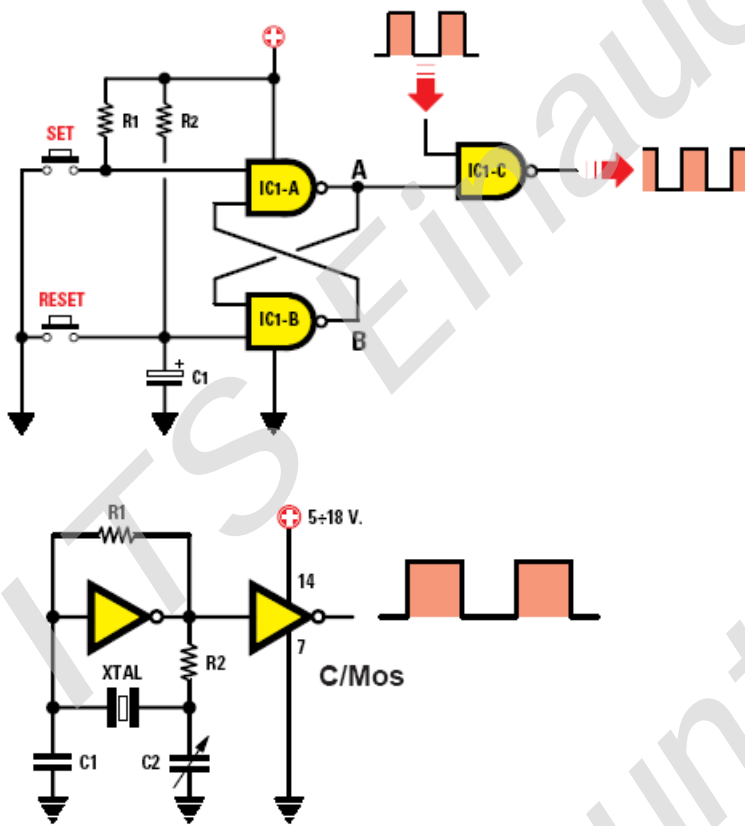


**CD4510B, CD4516B
FUNCTIONAL DIAGRAM**

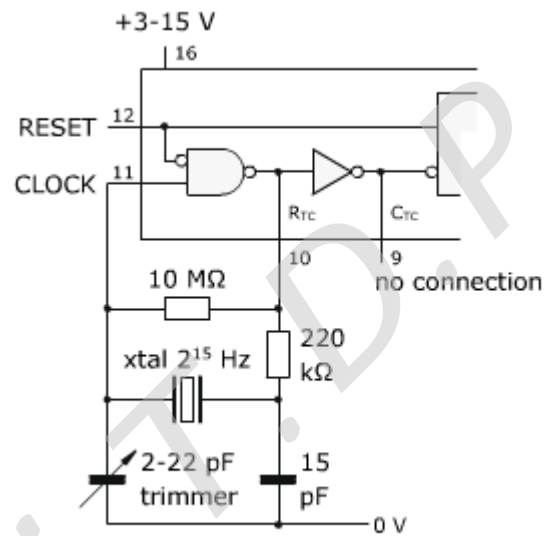




Circuito per Start-Stop con generazione impulso per LE-R, e divisore



- R1 = 1,0 - 1,2 Megaohm
- R2 = 2.700 ohm
- C1 = 33 pF ceramico
- C2 = 10/60 pF compensatore

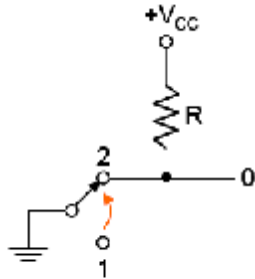


4060 Crystal-controlled astable

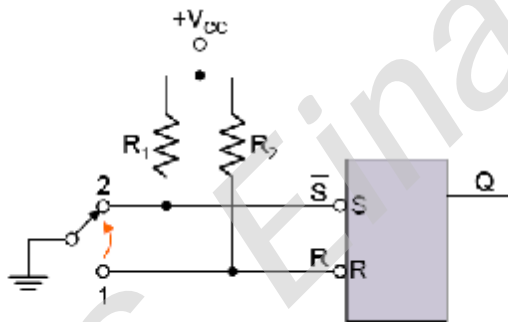
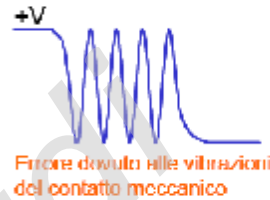


Alcune proprietà fisiche dei [cristalli](#) di quarzo sono la [piezoelettricità](#) e la piroelettricità (ovvero la capacità di polarizzare elettricamente le facce opposte del cristallo, in seguito ad una deformazione meccanica come la compressione o dopo riscaldamento).

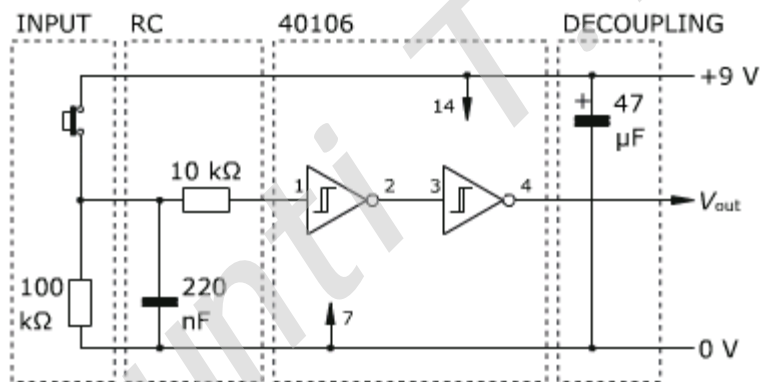
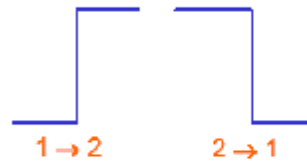
Alcune proprietà fisiche dei cristalli di quarzo sono la piezoelettricità e la piroelettricità (ovvero la capacità di polarizzare elettricamente le facce opposte del cristallo, in seguito ad una deformazione meccanica come la compressione o dopo riscaldamento).



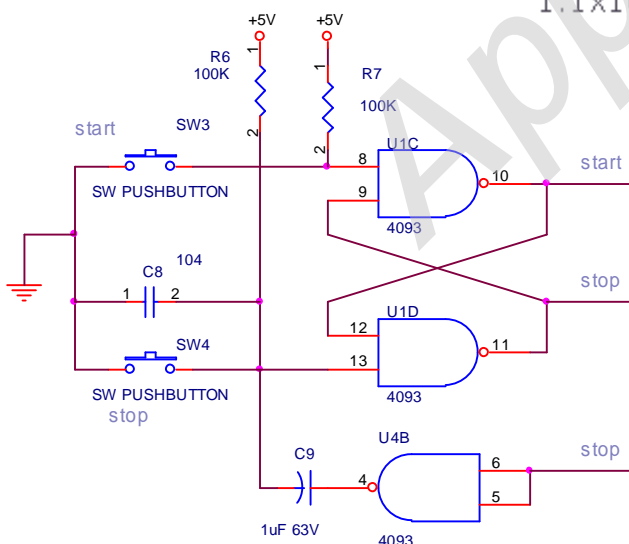
(a) switch tradizionale



(b) circuito antibounce

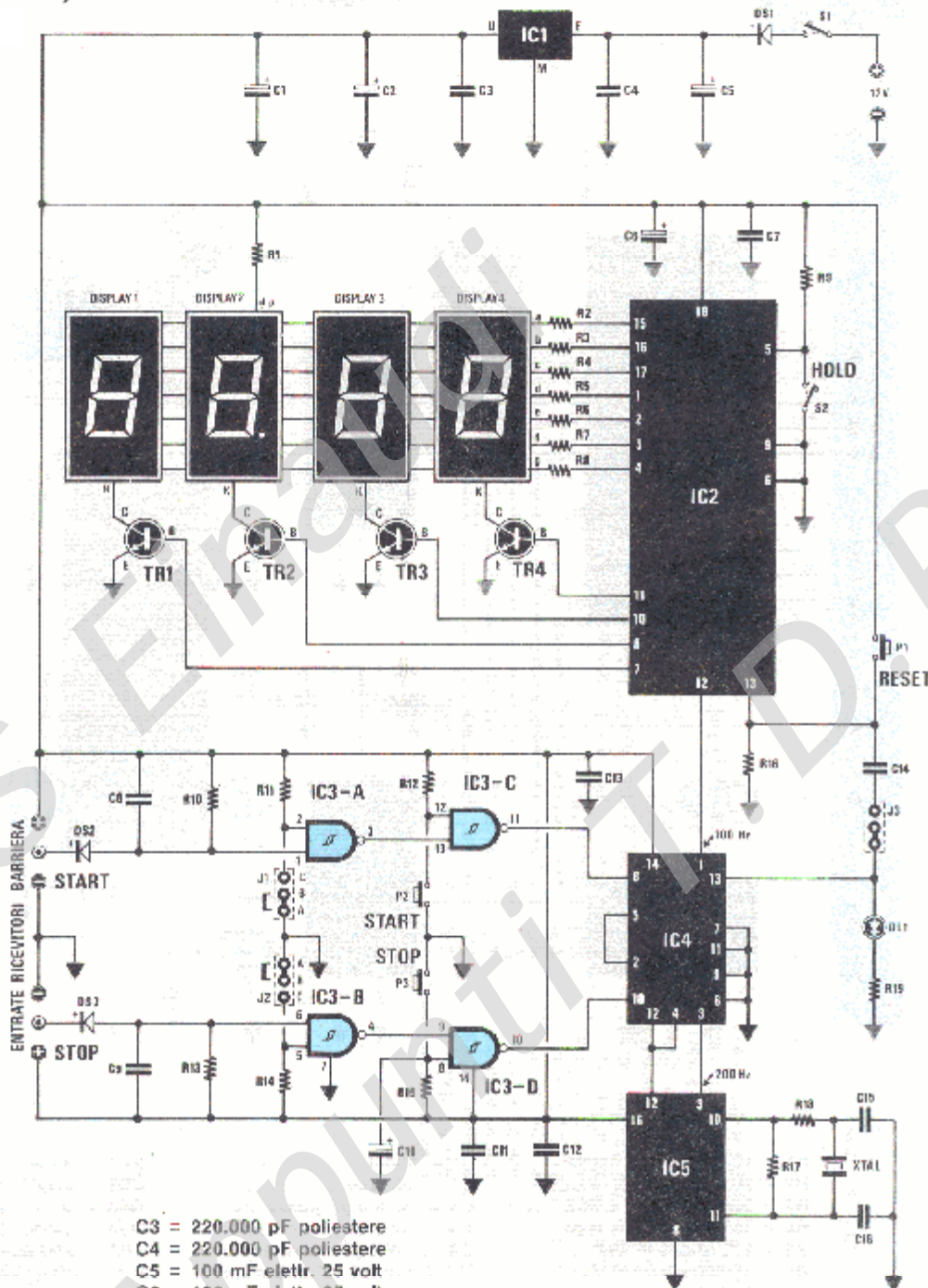


Debounced switch $t = 1.1RC$
 $1.1 \times 100 \text{ k}\Omega \times 0.2 \mu\text{F} = 22 \text{ ms}$



STADIO CONTATORE PER LX.924

(riv. 130/131)



ELENCO COMPONENTI

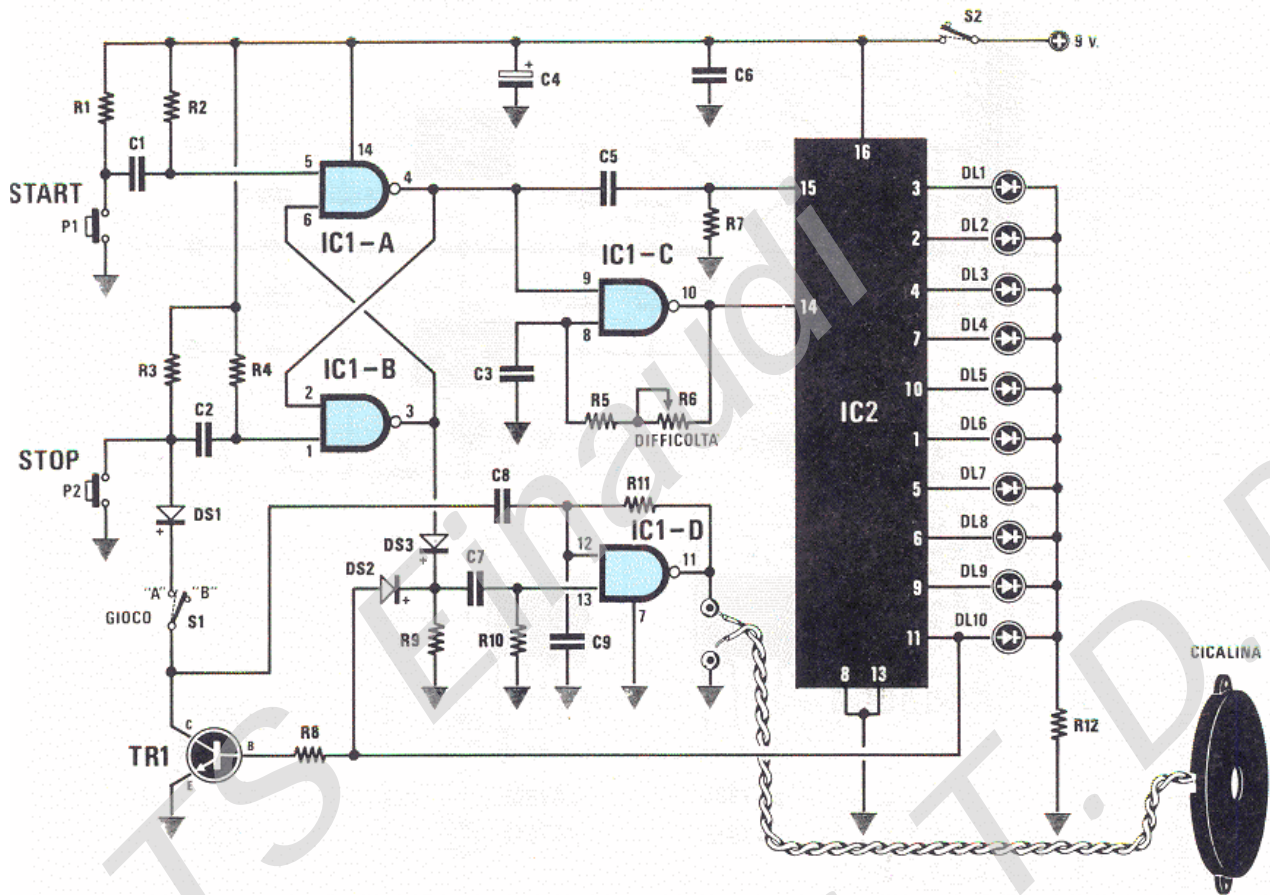
- R1 = 100 ohm 1/4 watt
- R2 = 39 ohm 1/4 watt
- R3 = 39 ohm 1/4 watt
- R4 = 39 ohm 1/4 watt
- R5 = 39 ohm 1/4 watt
- R6 = 39 ohm 1/4 watt
- R7 = 39 ohm 1/4 watt
- R8 = 39 ohm 1/4 watt
- R9 = 10.000 ohm 1/4 watt
- R10 = 10.000 ohm 1/4 watt
- R11 = 10.000 ohm 1/4 watt
- R12 = 10.000 ohm 1/4 watt
- R13 = 10.000 ohm 1/4 watt
- R14 = 10.000 ohm 1/4 watt
- R15 = 10.000 ohm 1/4 watt
- R16 = 10.000 ohm 1/4 watt
- R17 = 1 megaohm 1/4 watt
- R18 = 1.000 ohm 1/4 watt
- R19 = 470 ohm 1/4 watt
- C1 = 100 mF elettr. 25 volt
- C2 = 100 mF elettr. 25 volt

- C3 = 220.000 pF poliestere
- C4 = 220.000 pF poliestere
- C5 = 100 mF elettr. 25 volt
- C6 = 100 mF elettr. 25 volt
- C7 = 100.000 pF poliestere
- C8 = 47.000 pF poliestere
- C9 = 47.000 pF poliestere
- C10 = 10 mF elettr. 25 volt
- C11 = 100.000 pF poliestere
- C12 = 100.000 pF poliestere
- C13 = 100.000 pF poliestere
- C14 = 1.000 pF poliestere
- C15 = 47 pF a disco
- C16 = 47 pF a disco

- DL1 = diodo led
- DISPLAY 1-4 = tipo LT.547-R
- TR1-TR4 = NPN tipo BC.337
- IC1 = uA.7805
- IC2 = MM74C.926
- IC3 = CD.4093
- IC4 = CD.4013
- IC5 = CD.4060
- J1-J3 = ponticelli
- S1-S3 = interruttori
- P1-P3 = pulsanti
- XTAL = quarzo 3,276800 MHz

PROVARIFLESSI A DIODI LED

(riv. 121/122)

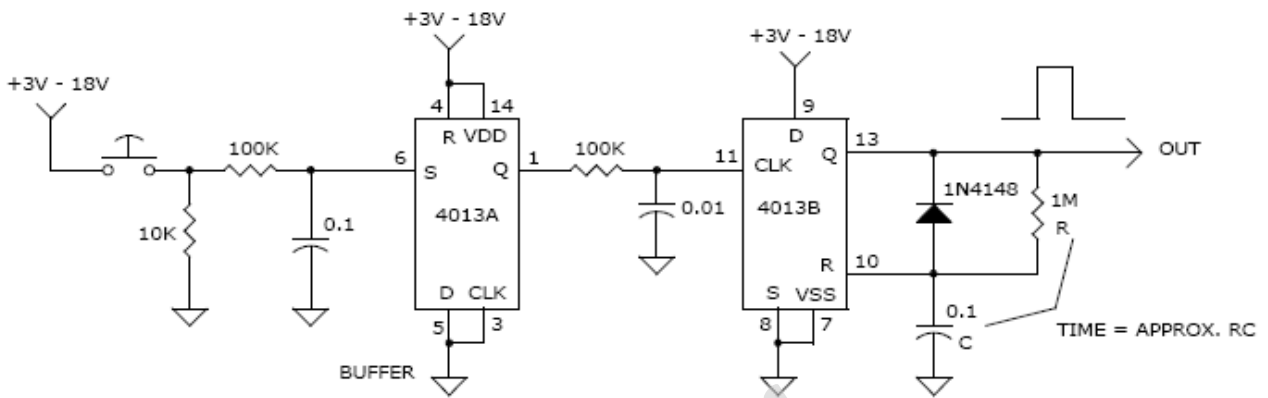


ELENCO COMPONENTI

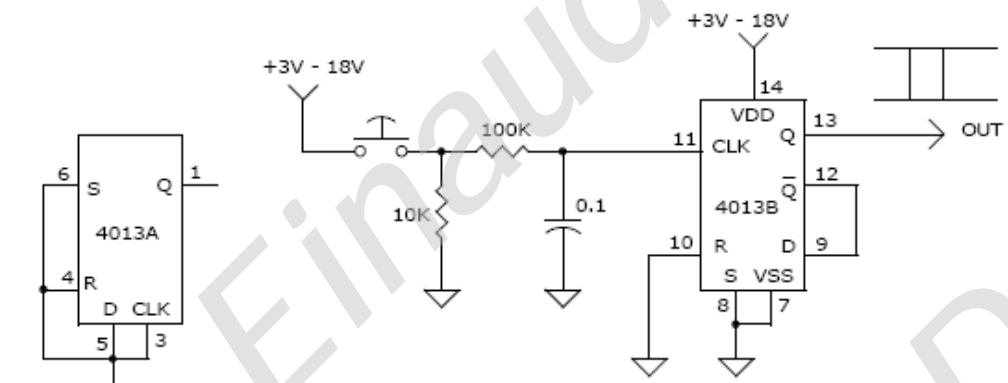
R1 = 10.000 ohm 1/4 watt
 R2 = 10.000 ohm 1/4 watt
 R3 = 10.000 ohm 1/4 watt
 R4 = 10.000 ohm 1/4 watt
 R5 = 100.000 ohm 1/4 watt
 R6 = 1 megaohm pot. lin.
 R7 = 10.000 ohm 1/4 watt
 R8 = 22.000 ohm 1/4 watt
 R9 = 10.000 ohm 1/4 watt
 R10 = 1 megaohm 1/4 watt
 R11 = 100.000 ohm 1/4 watt

R12 = 820 ohm 1/4 watt
 C1 = 1.000 pF poliestere
 C2 = 1.000 pF poliestere
 C3 = 220.000 pF poliestere
 C4 = 100 mF elettr. 16volt
 C5 = 1.000 pF poliestere
 C6 = 100.000 pF poliestere
 C7 = 220.000 pF poliestere
 C8 = 2.200 pF poliestere
 C9 = 2.200 pF poliestere
 DS1 = diodo 1N4148 o 1N4150

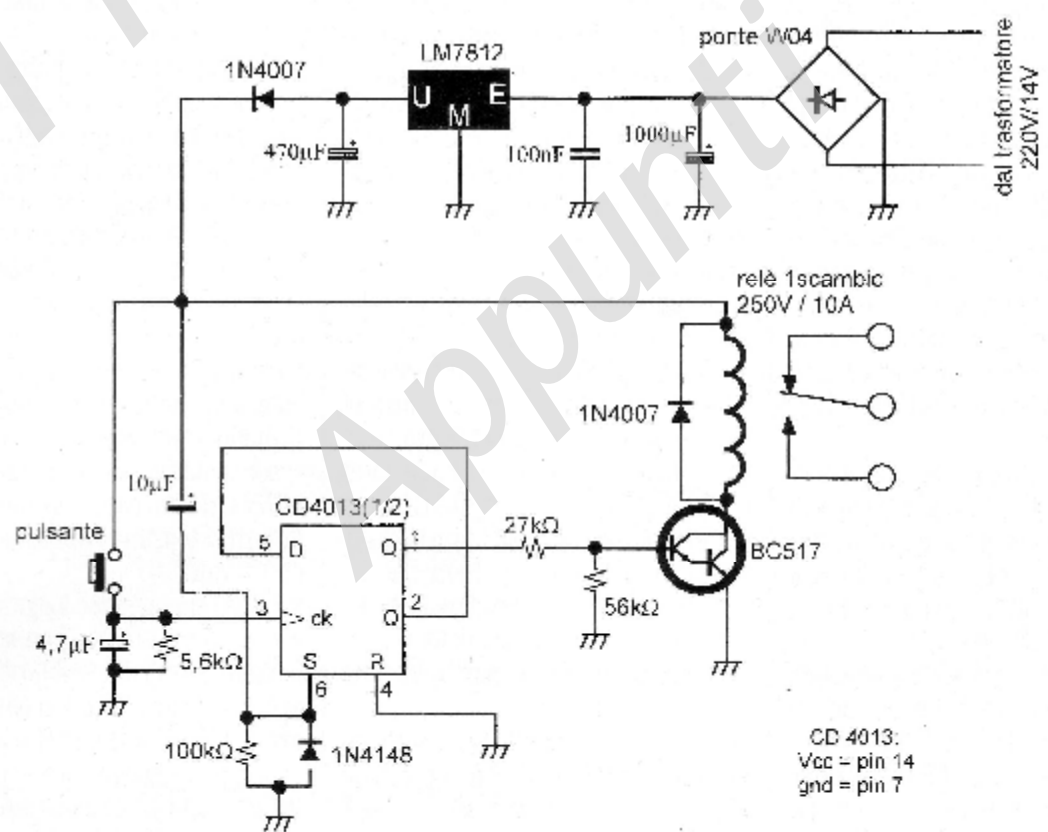
DS2 = diodo 1N4148 o 1N4150
 DS3 = diodo 1N4148 o 1N4150
 DL1-DL10 = diodi led
 TR1 = NPN tipo BC.237
 IC1 = CD.4093
 IC2 = CD.4017
 P1 = pulsante
 P2 = pulsante
 S1 = deviatore
 S2 = interruttore
 CICALINA = cicalina piezo



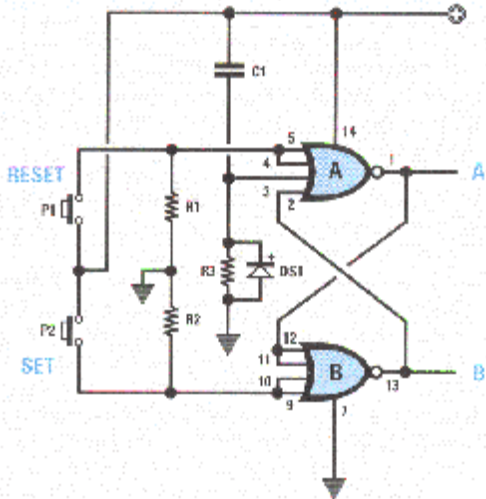
ONE-SHOT FUNCTION
ONE PULSE GENERATED WITH EACH PUSH OF THE BUTTON



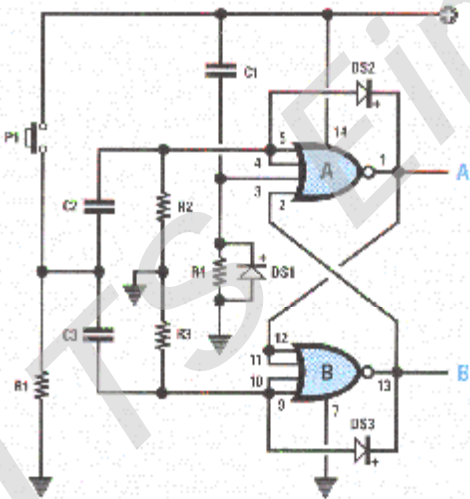
ON/OFF LATCHED FUNCTION
OUTPUT TOGGLES ON AND OFF WITH EACH BUTTON PUSH



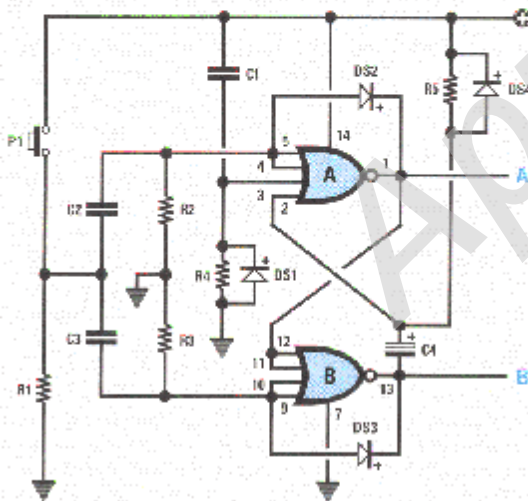
CD 4013:
Vcc = pin 14
gnd = pin 7



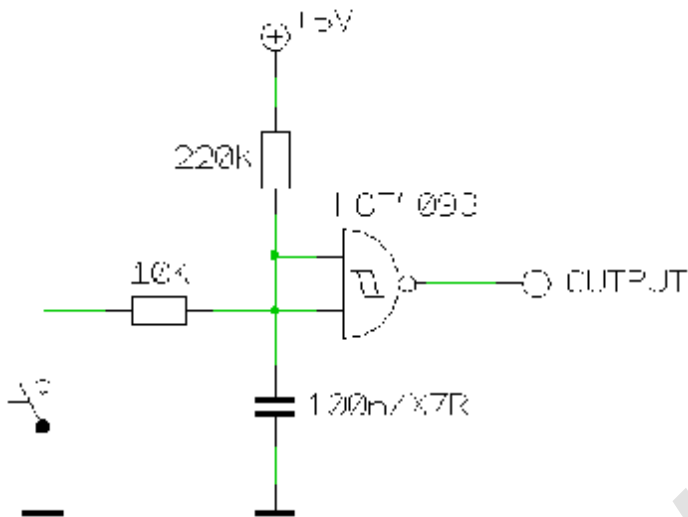
Schema di un flip-flop tipo set/reset che funziona tramite i due pulsanti P1 di Reset e P2 di Set.



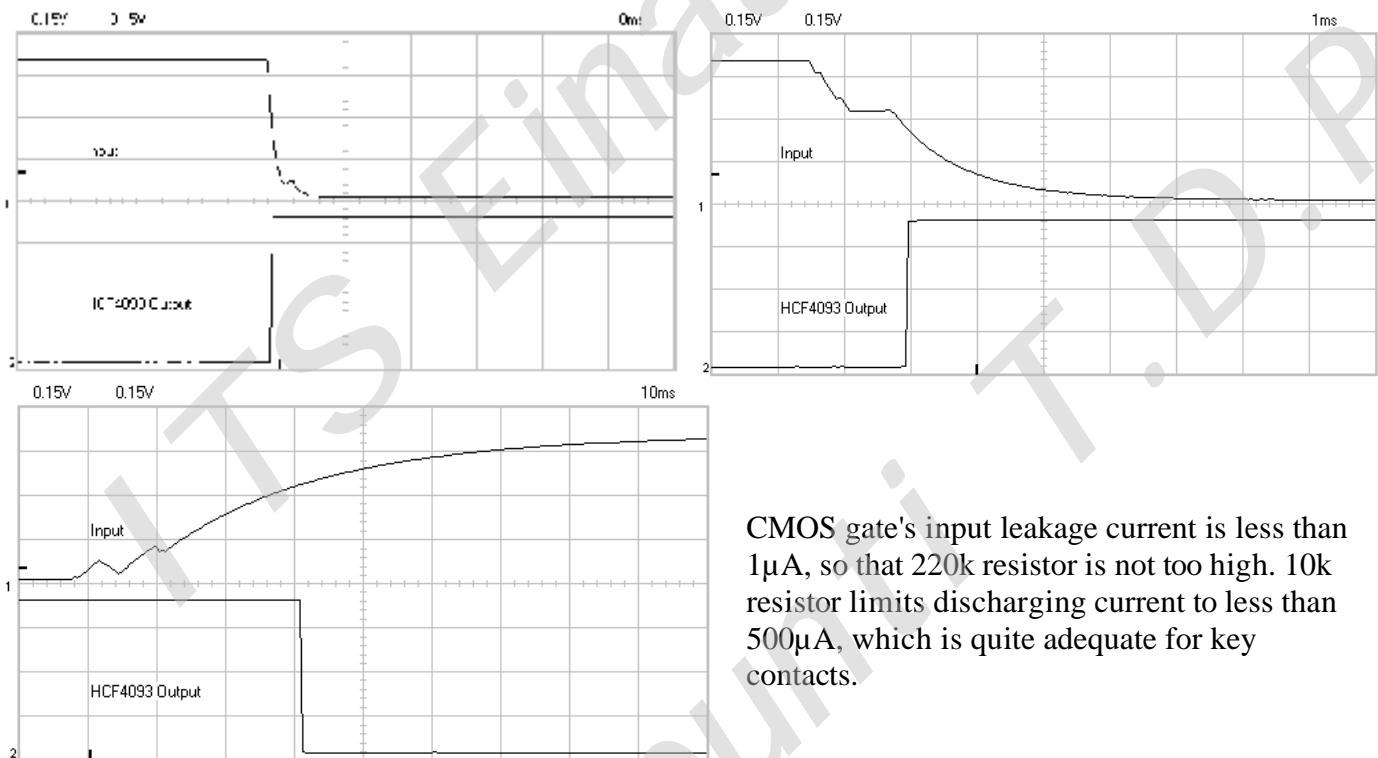
Con l'aggiunta di 2 condensatori e 2 diodi, lo schema viene trasformato in un Multivibratore Bistabile.



Aggiungendo un condensatore, si trasforma in un Monostabile.



When the key is pressed ('make'), 100n capacitor begins to discharge through 10k resistor. Time constant of this discharge is $(10k \times 100n) \text{ sec} = 1\text{msec}$. If contact bouncing takes place, discharge is stopped and instead a charging takes place through 220k resistor. But because charging time constant is much greater, namely $(220k \times 100n) \text{ sec} = 22\text{msec}$, capacitor is only little charged during bouncing. Discharging is highly dominating. This can be seen in the following scope plot: 'Input' means voltage across 100n capacitor. Again 10:1 scope probes were used.



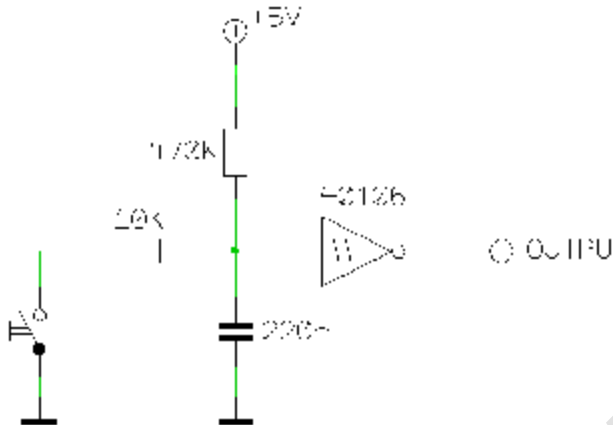
CMOS gate's input leakage current is less than $1\mu\text{A}$, so that 220k resistor is not too high. 10k resistor limits discharging current to less than $500\mu\text{A}$, which is quite adequate for key contacts.

How to choose time constants?

To prohibit the fabrication of more than ONE edge when key is pressed or released, Schmitt-trigger hysteresis, charging time constant and bounce duration must match. Or by other words, if voltage of discharging capacitor once has reached lower threshold level of Schmitt-trigger, eventual charging process during same 'make' or 'break' event must not result in a reach of upper threshold level! From the charging formula $U(t) = 5V \times (1 - \exp(-t / \tau))$ we can calculate the time T needed to charge the capacitor from the lower threshold voltage (U_l) to the upper (U_u). With $U_u = 2.9V$, $U_l = 1.9V$ and $\tau = 22\text{msec}$ it follows:

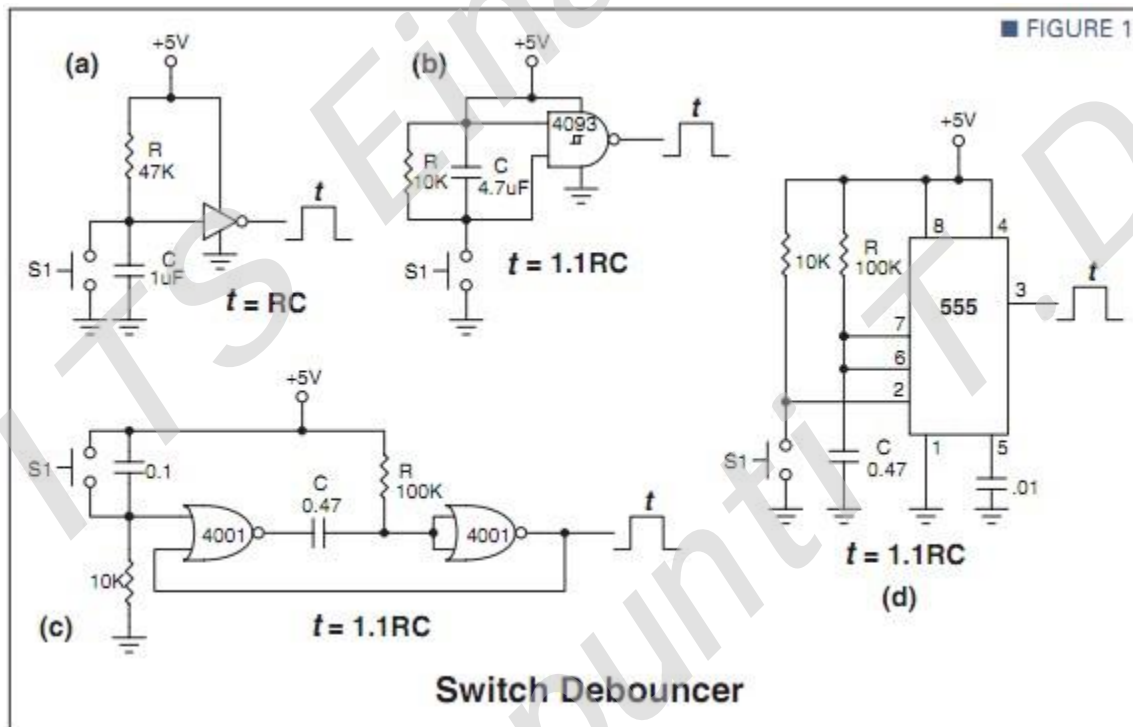
$$T = -\tau \times \ln(1 - U_u / 5V) + \tau \times \ln(1 - U_l / 5V) = 8.6\text{msec}$$

I would increase charging time constant to prohibit all further problems:

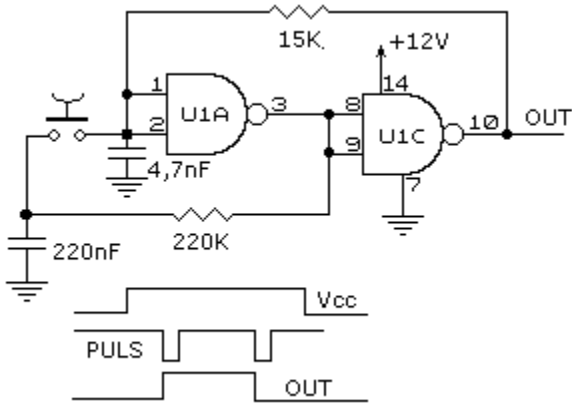


With this circuit T is about 40.4msec.

This is pretty enough for very most cases. If someone wishes a lower ohmic circuitry, increase capacitor and decrease resistors by same factor. Avoid too little discharging resistor.

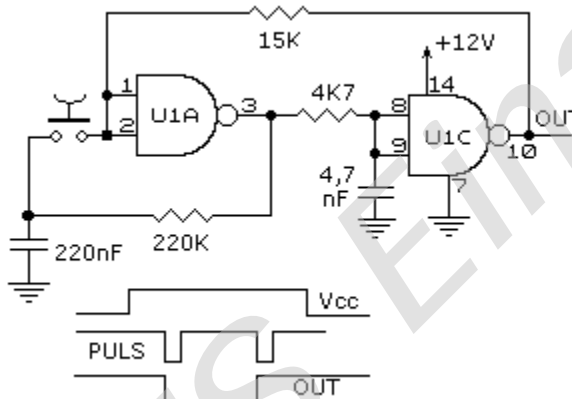


BISTABILE CON UN SOLO PULSANTE



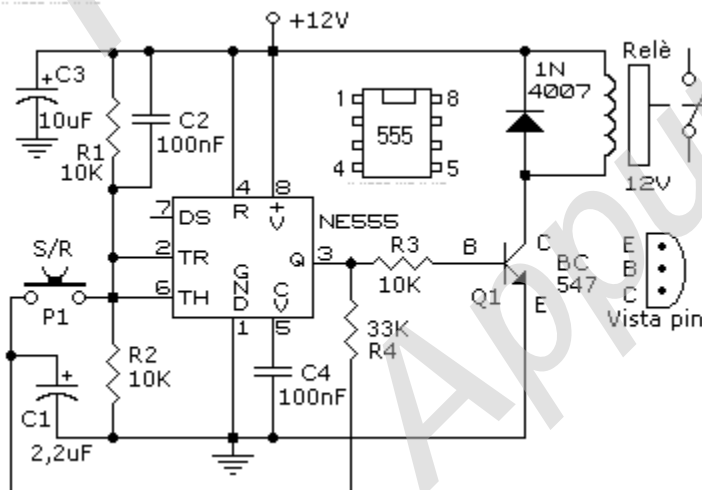
Il primo all'accensione predispone l'uscita a livello basso

IC1= CD4093



Il secondo viceversa a livello alto

Si può fare anche con un NE555



C2 si collega al positivo in parallelo a R1 se desidero avere il relè diseccitato all'accensione o viceversa C2 lo collego a massa in parallelo a R2 se voglio il relè eccitato.